

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-177536

(43)Date of publication of application : 29.06.2001

(51)Int.Cl.

H04L 12/28
B41J 5/30
B41J 29/38
G06F 3/12
G06F 13/00
G06F 13/12
// H04L 29/08

(21)Application number : 11-361102

(22)Date of filing : 20.12.1999

(71)Applicant : SEIKO EPSON CORP

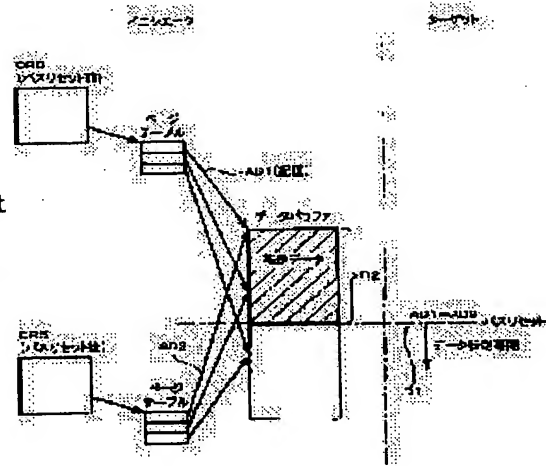
(72)Inventor : MATSUNAGA KOSUKE
KANAI HIROYUKI
FUJITA SHINICHIRO

(54) DATA TRANSFER CONTROLLER, INFORMATION STORAGE MEDIUM AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a data transfer controller capable of eliminating deficiency generated at a time when a reset clearing the topology information of a node takes place, an information storage medium and electronic equipment.

SOLUTION: When a bus reset occurs in the data transfer controller of an IEEE 1394 standard, the first address of transfer data by an ORB before the bus reset is compared with the first address of transfer data by the ORB after the bus reset, the first addresses are the same, data transfer is restarted by continuing from the point of time when the bus reset takes place to prevent a printer from performing double printing. An address existing at the first segment of a page table is stored in an area different from a page table storage area. ORB contents are compared before comparing the first address. Identification information included by the ORB before and after the bus reset is compared, and when the identification information is the same, data transfer is restarted by continuing from the point of time when the bus reset takes place. When an ACK is not returned from an initiator due to the bus reset, whether or not the initiator receives a completion status is judged on the basis of the identification information of the ORB.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than]

the examiner's decision of rejection or
application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision
of rejection]
[Date of requesting appeal against examiner's
decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-177536

(P2001-177536A)

(43) 公開日 平成13年6月29日 (2001.6.29)

(51) Int.Cl. ⁷	識別記号	F I	ページ・コード (参考)
H 0 4 L 12/28		B 4 1 J 5/30	Z 2 C 0 6 1
B 4 1 J 5/30		29/38	Z 2 C 0 8 7
29/38		G 0 6 F 3/12	A 5 B 0 1 4
G 0 6 F 3/12		13/00	3 0 1 P 5 B 0 2 1
13/00	3 0 1	13/12	3 3 0 B 5 B 0 8 3

審査請求 未請求 請求項の数13 O L (全 27 頁) 最終頁に続く

(21) 出願番号 特願平11-361102

(22) 出願日 平成11年12月20日 (1999.12.20)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 松永 浩輔

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(72) 発明者 金井 裕之

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100090479

弁理士 井上 一 (外2名)

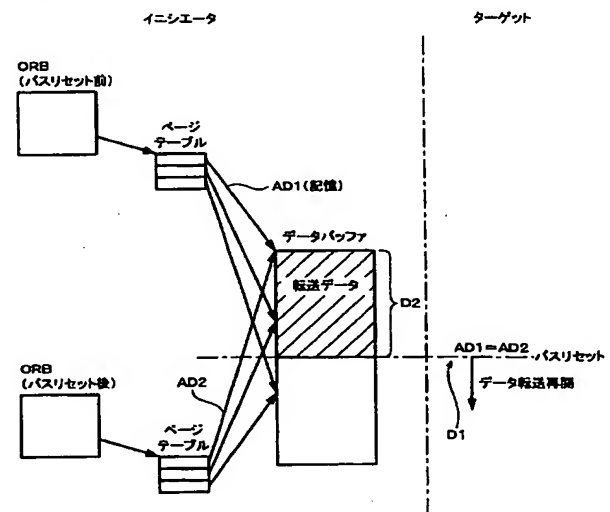
最終頁に続く

(54) 【発明の名称】 データ転送制御装置、情報記憶媒体及び電子機器

(57) 【要約】

【課題】 ノードのトポロジ情報をクリアするリセットが発生した場合に生じる不具合を解消できるデータ転送制御装置、情報記憶媒体及び電子機器の提供。

【解決手段】 IEEE1394規格のデータ転送制御装置においてバスリセットが発生した場合に、バスリセット前のORBによる転送データの先頭アドレスとバスリセット後のORBによる転送データの先頭アドレスを比較し、同一の場合にバスリセット発生時点の続きからデータ転送を再開して、プリンタの二重印刷を防止する。ページテーブルの先頭セグメントにあるアドレスをページテーブル記憶領域とは別の領域に記憶しておく。先頭アドレスの比較に先立ってORBの内容を比較する。バスリセット前と後のORBが含む識別情報を比較し、同一の場合にはバスリセット発生時点の続きからデータ転送を再開する。バスリセットが要因となりイニシエータからACKが返送されない場合に、イニシエータが完了ステータスを受け取ったか否かをORBの識別情報に基づき判断する。



【特許請求の範囲】

【請求項 1】 バスに接続される複数のノード間でのデータ転送のためのデータ転送制御装置であって、相手ノードとの間で転送される転送データの先頭アドレスである第 1 のアドレスを記憶するアドレス記憶手段と、

ノードのトポロジ情報をクリアするリセットが発生した場合に、前記アドレス記憶手段により記憶された前記第 1 のアドレスと、該リセットの発生後の転送データの先頭アドレスである第 2 のアドレスとを比較するアドレス比較手段と、

前記第 1、第 2 のアドレスが同一である場合には、リセット発生時点のデータ転送の続きからデータ転送を再開する再開手段と、

を含むことを特徴とするデータ転送制御装置。

【請求項 2】 請求項 1 において、

前記アドレス記憶手段が、転送データがページテーブルを用いて転送される場合において、ページテーブルの中の先頭セグメントに格納されるアドレスを前記第 1 のアドレスとして、ページテーブルの記憶領域とは別の領域に記憶しておくことを特徴とするデータ転送制御装置。

【請求項 3】 請求項 1 又は 2 において、

ノードのトポロジ情報をクリアするリセットの発生前に相手ノードから転送されてきたデータ転送オペレーション要求のための第 1 のコマンドパケットの内容と、該リセットの発生後に相手ノードから転送されてきたデータ転送オペレーション要求のための第 2 のコマンドパケットの内容とを、前記第 1、第 2 のアドレスの比較処理に先立って比較するコマンド比較手段を含むことを特徴とするデータ転送制御装置。

【請求項 4】 請求項 3 において、

前記第 1、第 2 のコマンドパケットが、コマンドパケットを識別するための識別情報を含み、前記コマンド比較手段が、前記第 1、第 2 のアドレスの比較処理に先立って、第 1 のコマンドパケットに含まれる第 1 の識別情報と、第 2 のコマンドパケットに含まれる第 2 の識別情報とを比較することを特徴とするデータ転送制御装置。

【請求項 5】 請求項 1 乃至 4 のいずれかにおいて、データ転送完了のステータスを相手ノードに転送したが、ノードのトポロジ情報をクリアするリセットの発生が要因となって相手ノードからアクノリジメントが返って来なかった場合に、データ転送不可状態に状態遷移することを特徴とするデータ転送制御装置。

【請求項 6】 請求項 1 乃至 5 のいずれかにおいて、前記リセットが、IEEE 1394 の規格において定義されるバスリセットであることを特徴とするデータ転送制御装置。

【請求項 7】 バスに接続される複数のノード間でのデ

ータ転送のためのデータ転送制御装置であって、相手ノードから転送されてくるデータ転送オペレーション要求のためのコマンドパケットが、コマンドパケットを識別するための識別情報を含む場合に、ノードのトポロジ情報をクリアするリセットの発生前に転送されてきた第 1 のコマンドパケットが含む第 1 の識別情報と、該リセットの発生後に転送されてきた第 2 のコマンドパケットが含む第 2 の識別情報とを比較するコマンド比較手段と、

10 前記第 1、第 2 の識別情報が同一である場合には、リセット発生時点のデータ転送の続きからデータ転送を再開する再開手段と、

を含むことを特徴とするデータ転送制御装置。

【請求項 8】 請求項 7 において、

データ転送完了のステータスを相手ノードに転送したが、ノードのトポロジ情報をクリアするリセットの発生が要因となって相手ノードからアクノリジメントが返って来なかった場合に、相手ノードがデータ転送完了のステータスを受け取ったか否かを、コマンドパケットが含む識別情報に基づいて判断することを特徴とするデータ転送制御装置。

【請求項 9】 請求項 7 又は 8 において、

前記リセットが、IEEE 1394 の規格において定義されるバスリセットであることを特徴とするデータ転送制御装置。

【請求項 10】 請求項 1 乃至 6 のいずれかのデータ転送制御装置との間でのデータ転送を制御するためのプログラムを含む情報記憶媒体であって、

30 ノードのトポロジ情報をクリアするリセットがデータ転送中に発生した場合には、該リセットの発生前の転送データの先頭アドレスである第 1 のアドレスと該リセットの発生後の転送データの先頭アドレスである第 2 のアドレスとが同一になるようにデータ転送オペレーション要求のためのコマンドパケットを作成し、データ転送制御装置に転送要求するためのプログラムを含むことを特徴とする情報記憶媒体。

【請求項 11】 請求項 7 乃至 9 のいずれかのデータ転送制御装置との間でのデータ転送を制御するためのプログラムを含む情報記憶媒体であって、

40 データ転送オペレーション要求のためのコマンドパケットの所与のフィールドにコマンドパケットを識別するための識別情報を書き込み、識別情報が書き込まれたコマンドパケットをデータ転送制御装置に転送要求するためのプログラムを含むことを特徴とする情報記憶媒体。

【請求項 12】 請求項 1 乃至 9 のいずれかのデータ転送制御装置と、

前記データ転送制御装置及びバスを介して相手ノードから受信したデータに所与の処理を施す装置と、処理が施されたデータを出力又は記憶するための装置とを含むことを特徴とする電子機器。

【請求項 13】 請求項 1 乃至 9 のいずれかのデータ転送制御装置と、
前記データ転送制御装置及びバスを介して相手ノードに転送するデータに所与の処理を施す装置と、
処理が施されるデータを取り込むための装置とを含むことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、データ転送制御装置、情報記憶媒体及び電子機器に関し、特に、バスに接続される複数のノード間で IEEE 1394 などの規格に準じたデータ転送を行うためのデータ転送制御装置、情報記憶媒体及び電子機器に関する。

【0002】

【背景技術及び発明が解決しようとする課題】 近年、IEEE 1394 と呼ばれるインターフェース規格が脚光を浴びている。この IEEE 1394 は、次世代のマルチメディアにも対応可能な高速シリアルバスインターフェースを規格化したものである。この IEEE 1394 によれば、動画像などのリアルタイム性が要求されるデータも扱うことができる。また、IEEE 1394 のバスには、プリンタ、スキャナ、CD-RW ドライブ、ハードディスクドライブなどのコンピュータの周辺機器のみならず、ビデオカメラ、VTR、TV などの家庭用電化製品も接続できる。このため、電子機器のデジタル化を飛躍的に促進できるものとして期待されている。

【0003】 さて、この IEEE 1394 においては、バスに電子機器が新たに接続されたり、バスから電子機器が取り外されたりして、バスに接続されるノードが増減すると、いわゆるバスリセットが発生する。そしてバスリセットが発生するとノードのトポロジ情報がクリアされ、その後、トポロジ情報が自動的に再設定される。即ち、バスリセットの発生後、ツリー識別（ルートノードの決定）、自己識別が行われ、その後、アイソクロナスリソースマネージャ等の管理ノードが決定される。そして通常のパケット転送が再開される。

【0004】 このように IEEE 1394 では、バスリセット後にトポロジ情報が自動的に再設定されるため、いわゆるホット状態でのケーブルの抜き差し（ホットプラグ）が可能となる。このため、一般ユーザは、VTR などの通常の家庭用電化製品と同じように、電子機器へのケーブルの抜き差しを自由にできるようになり、いわゆるホームネットワークシステムの普及に役立つことができる。

【0005】 しかしながら、IEEE 1394 のバスに接続されたプリンタやスキャナなどのデバイスにおいて、このバスリセットの発生が要因となって以下のような問題が生じることが判明した。

【0006】 即ち、IEEE 1394 のバス上で印刷データの転送中にバスリセットが発生すると、パーソナル

コンピュータなどのイニシエータは、印刷データの転送を最初から再度やり直す。従って、ターゲットであるプリンタに対して、印刷データの一部分だけが二重に送られてしまい、二重印刷などの誤印刷の問題が生じる。

【0007】 また、スキャナでは、一旦ヘッドが動き出すと、ヘッドを元に戻して再度同じデータを取得することはできない。従って、バスリセットの発生後、イニシエータがデータ転送を最初から再度やり直そうとしても、データ転送を継続することができないという問題がある。

【0008】 なお、バスリセットの発生により生じる不具合を解決する従来技術として、例えば特開平 11-194902 号公報に開示されるものがある。この従来技術では、バスリセットが発生すると、データ処理をホールドし、ネットワーク構成が再構築された後にデータ処理を再開する。

【0009】 しかしながら、この従来技術では、バスリセット発生後に転送データを単に再送するだけであり、再送される転送データがバスリセット発生前の転送データの続きか否かの判断については行っていない。従って、この従来技術によっては二重印刷の問題を解決できない。

【0010】 本発明は、以上のような技術的課題に鑑みてなされたものであり、その目的とするところは、ノードのトポロジ情報をクリアするリセットが発生した場合に生じる不具合を解消できるデータ転送制御装置、情報記憶媒体及び電子機器を提供することにある。

【0011】

【課題を解決するための手段】 上記課題を解決するために本発明は、バスに接続される複数のノード間でのデータ転送のためのデータ転送制御装置であって、相手ノードとの間で転送される転送データの先頭アドレスである第 1 のアドレスを記憶するアドレス記憶手段と、ノードのトポロジ情報をクリアするリセットが発生した場合に、前記アドレス記憶手段により記憶された前記第 1 のアドレスと、該リセットの発生後の転送データの先頭アドレスである第 2 のアドレスとを比較するアドレス比較手段と、前記第 1、第 2 のアドレスが同一である場合には、リセット発生時点のデータ転送の続きからデータ転送を再開する再開手段とを含むことを特徴とする。

【0012】 本発明によれば、転送データの先頭アドレスである第 1 のアドレスが記憶される。そして、ノードのトポロジ情報をクリアするリセットが発生した場合に、記憶された第 1 のアドレスと、リセットの発生後の転送データの先頭アドレスである第 2 のアドレスが比較される。そして、これらの第 1、第 2 のアドレスが同一である場合には、リセット発生時点の続きから（例えばリセット発生時点で転送を完了したデータの次のデータから）、データ転送が再開されるようになる。

【0013】 一方、第 1、第 2 のアドレスが同一でない

場合には、例えば、リセット発生後の転送データは新たな転送データであるとして処理されるようになる。

【0014】従って本発明によれば、相手ノードが、リセット発生後にリセット発生前と同一の転送データを送ってきた場合には、リセット発生時点の続きからデータ転送を再開できるようになる。従って、例えばデータ転送制御装置の上層のデバイスにデータが重複して転送されてしまい、上層のデバイスが誤動作するなどの問題を解消できる。

【0015】また本発明は、前記アドレス記憶手段が、転送データがページテーブルを用いて転送される場合において、ページテーブルの中の先頭セグメントに格納されるアドレスを前記第1のアドレスとして、ページテーブルの記憶領域とは別の領域に記憶しておくことを特徴とする。このようにすれば、ページテーブル記憶領域へのデータの上書きにより転送データの先頭アドレスである第1のアドレスが消失してしまうという不具合を防止できる。

【0016】また本発明は、ノードのトポロジ情報をクリアするリセットの発生前に相手ノードから転送されてきたデータ転送オペレーション要求のための第1のコマンドパケットの内容と、該リセットの発生後に相手ノードから転送されてきたデータ転送オペレーション要求のための第2のコマンドパケットの内容とを、前記第1、第2のアドレスの比較処理に先立って比較するコマンド比較手段を含むことを特徴とする。このようにすれば、例えば、第1、第2のコマンドパケットの内容が同一である場合に、第1、第2のアドレスの比較処理を行わなくて済むようになり、処理負荷の軽減化を図れる。

【0017】また本発明は、前記第1、第2のコマンドパケットが、コマンドパケットを識別するための識別情報を含み、前記コマンド比較手段が、前記第1、第2のアドレスの比較処理に先立って、第1のコマンドパケットに含まれる第1の識別情報と、第2のコマンドパケットに含まれる第2の識別情報とを比較することを特徴とする。このようにすれば、リセット発生時点の続きからデータ転送を再開するか否かを、コマンドパケットが含む識別情報に基づいて判断できるようになり、処理の簡素化を図れる。

【0018】また本発明は、データ転送完了のステータスを相手ノードに転送したが、ノードのトポロジ情報をクリアするリセットの発生が要因となって相手ノードからアクノリッジメントが返って来なかった場合に、データ転送不可状態に状態遷移することを特徴とする。このように、相手ノードからアクノリッジメントが返って来なかった場合には、相手ノードがステータスを受け取ったか否かが不明となる。従って、このような場合にリセット発生時点の続きからデータ転送を開始してしまうと、誤ったデータ転送が行われてしまう可能性がある。本発明によれば、ノードのトポロジ情報をクリアするリ

セットが要因となって相手ノードからアクノリッジメントが返って来なかった場合には、データ転送不可状態に状態遷移するため、このような誤ったデータ転送が行われる事態を防止できる。

【0019】また本発明は、バスに接続される複数のノード間でのデータ転送のためのデータ転送制御装置であって、相手ノードから転送されてくるデータ転送オペレーション要求のためのコマンドパケットが、コマンドパケットを識別するための識別情報を含む場合に、ノードのトポロジ情報をクリアするリセットの発生前に転送されてきた第1のコマンドパケットが含む第1の識別情報と、該リセットの発生後に転送されてきた第2のコマンドパケットが含む第2の識別情報とを比較するコマンド比較手段と、前記第1、第2の識別情報が同一である場合には、リセット発生時点のデータ転送の続きからデータ転送を再開する再開手段とを含むことを特徴とする。

【0020】本発明によれば、第1、第2の識別情報が同一である場合には、リセット発生時点の続きからデータ転送が再開されるようになる。一方、第1、第2のアドレスが同一でない場合には、例えば、リセット発生後の転送データは新たな転送データであるとして処理されるようになる。従って、データ転送制御装置の上層のデバイスにデータが重複して転送されてしまい、上層のデバイスが誤動作するなどの問題を解消できる。

【0021】また本発明は、データ転送完了のステータスを相手ノードに転送したが、ノードのトポロジ情報をクリアするリセットの発生が要因となって相手ノードからアクノリッジメントが返って来なかった場合に、相手ノードがデータ転送完了のステータスを受け取ったか否かを、コマンドパケットが含む識別情報に基づいて判断することを特徴とする。このようにすれば、相手ノードからステータスのアクノリッジメントが返って来なかった場合に、データ転送制御装置を、データ転送不可状態に状態遷移させなくても済むようになる。

【0022】なお本発明では、前記リセットが、IEEE 1394の規格において定義されるバスリセットであることが望ましい。

【0023】また本発明は、上記のいずれかのデータ転送制御装置との間でのデータ転送を制御するためのプログラムを含む情報記憶媒体であって、ノードのトポロジ情報をクリアするリセットがデータ転送中に発生した場合には、該リセットの発生前の転送データの先頭アドレスである第1のアドレスと該リセットの発生後の転送データの先頭アドレスである第2のアドレスとが同一になるようにデータ転送オペレーション要求のためのコマンドパケットを作成し、データ転送制御装置に転送要求するためのプログラムを含むことを特徴とする。このようにすれば、データ転送制御装置は、第1、第2のアドレスが同一である場合には、リセット発生前と同一の転送データであると判断でき、第1、第2のアドレスが同一

でない場合には、リセット発生前とは異なる転送データであると判断できる。これにより、誤ったデータ転送が行われる事態を防止できる。

【0024】また本発明は、上記のいずれかのデータ転送制御装置との間でのデータ転送を制御するためのプログラムを含む情報記憶媒体であって、データ転送オペレーション要求のためのコマンドパケットの所与のフィールドにコマンドパケットを識別するための識別情報を書き込み、識別情報が書き込まれたコマンドパケットをデータ転送制御装置に転送要求するためのプログラムを含むことを特徴とする。このようにすれば、データ転送制御装置は、第1、第2の識別情報が同一である場合には、リセット発生前と同一の転送データであると判断でき、第1、第2の識別情報が同一でない場合には、リセット発生前とは異なる転送データであると判断できる。これにより、誤ったデータ転送が行われる事態を防止できる。

【0025】また本発明に係る電子機器は、上記のいずれかのデータ転送制御装置と、前記データ転送制御装置及びバスを介して相手ノードから受信したデータに所与の処理を施す装置と、処理が施されたデータを出力又は記憶するための装置とを含むことを特徴とする。また本発明に係る電子機器は、上記のいずれかのデータ転送制御装置と、前記データ転送制御装置及びバスを介して相手ノードに送信するデータに所与の処理を施す装置と、処理が施されるデータを取り込むための装置とを含むことを特徴とする。

【0026】本発明によれば、ノードのトポロジー情報をクリアするリセットの発生によりシステムに不具合が生じる事態を防止でき、電子機器が誤動作するのを防止できる。またデータ転送の高速化を図れ、電子機器の低コスト化、電子機器の処理の高速化なども図ることができ。

【0027】

【発明の実施の形態】以下、本発明の好適な実施形態について図面を用いて詳細に説明する。

【0028】1. IEEE1394

まず、IEEE1394について簡単に説明する。

【0029】1.1 概要

IEEE1394 (IEEE1394-1995、P1394. a) では100~400Mbpsの高速なデータ転送が可能となっている (P1394. bでは800~3200Mbps)。また、転送速度が異なるノードをバスに接続することも許される。

【0030】各ノードはツリー状に接続されており、1つのバスに最大で63個のノードが接続可能になっている。なお、バスブリッジを利用すれば約64000個のノードを接続することも可能である。

【0031】IEEE1394では、パケットの転送方式として非同期転送とアイソクロナス転送が用意されて

いる。ここで非同期転送は、信頼性が要求されるデータの転送に好適な転送方式であり、アイソクロナス転送は、リアルタイム性が要求される動画像や音声などのデータの転送に好適な転送方式である。

【0032】1.2 層構造

IEEE1394の層構造 (プロトコル構成) を図1に示す。

【0033】IEEE1394のプロトコルは、トランザクション層、リンク層、物理層により構成される。また、シリアルバスマネジメントは、トランザクション層、リンク層、物理層をモニターしたり制御したりするものであり、ノードの制御やバスのリソース管理のための種々の機能を提供する。

【0034】トランザクション層は、上位層にトランザクション単位のインターフェース (サービス) を提供し、下層のリンク層が提供するインターフェースを通して、リードトランザクション、ライトトランザクション、ロックトランザクション等のトランザクションを実施する。

【0035】ここで、リードトランザクションでは、応答ノードから要求ノードにデータが転送される。一方、ライトトランザクションでは、要求ノードから応答ノードにデータが転送される。またロックトランザクションでは、要求ノードから応答ノードにデータが転送され、応答ノードがそのデータに処理を施して要求ノードに返信する。

【0036】リンク層は、アドレッシング、データチェック、パケット送受信のためのデータフレーミング、アイソクロナス転送のためのサイクル制御などを提供する。

【0037】物理層は、リンク層により使用されるロジカルシンボルの電気信号への変換や、バスの調停や、バスの物理的インターフェースを提供する。

【0038】1.3 SBP-2

さて、図2に示すように、IEEE1394のトランザクション層の一部の機能を含む上位のプロトコルとして、SBP-2 (Serial Bus Protocol-2) と呼ばれるプロトコルが提案されている。

【0039】ここでSBP-2は、SCSIのコマンドセットをIEEE1394のプロトコル上で利用可能にするために提案されたものである。このSBP-2を用いれば、既存のSCSI規格の電子機器で使用されていたSCSIのコマンドセットに最小限の変更を加えて、IEEE1394規格の電子機器に使用できるようになる。従って、電子機器の設計や開発を容易化できる。また、SCSIのコマンドだけではなく、デバイス固有のコマンドもカプセル化して利用できるため、非常に汎用性が高い。

【0040】図3に示すようにSBP-2では、まず、イニシエータ (例えばパーソナルコンピュータ) により作

成されたログインORB (Operation Request Block) を用いてログイン処理が行われる (ステップT1)。次に、ダミーORBを用いてフェッチエージェントの初期化が行われる (ステップT2)。そして、コマンドブロックORB (ノーマルコマンドORB) を用いてコマンド処理が行われ (ステップT3)、最後に、ログアウトORBを用いてログアウト処理が行われる (ステップT4)。

【0041】ここで、ステップT3のコマンド処理においては、図4のA1に示すように、イニシエータがライト要求 packets を転送して (ライト要求トランザクションを発行して)、ターゲットのドアベルレジスタをリンクする。すると、A2に示すように、ターゲットがリード要求 packets を転送し、イニシエータが対応するリード応答 packets を返す。これにより、イニシエータが作成したORB (コマンドブロックORB) が、ターゲットのデータバッファにフェッチされる。そして、ターゲットは、フェッチされたORBに含まれるコマンドを解析する。

【0042】そして、ORBに含まれるコマンドが SCSI のライトコマンドであった場合には、A3に示すように、ターゲットがリード要求 packets をイニシエータに転送し、イニシエータが対応するリード応答 packets を返す。これにより、イニシエータのデータバッファに格納されているデータがターゲットに転送される。そして、例えばターゲットがプリンタであった場合には、転送されたデータがプリンタエンジンにより印刷される。

【0043】一方、ORBに含まれるコマンドが SCSI のリードコマンドであった場合には、図5のB1に示すように、ターゲットは、一連のライト要求 packets をイニシエータに転送する。これにより、例えばターゲットがスキャナであった場合には、スキャナエンジンにより取得されたスキャンデータが、イニシエータのデータバッファに転送されることになる。

【0044】このSBP-2によれば、ターゲットは、自身が都合の良いときに要求 packets を転送して (トランザクションを発行して)、データを送受信できる。従って、イニシエータとターゲットが同期して動く必要がなくなるため、データ転送効率を高めることができる。

【0045】なお、IEEE1394の上位プロトコルとしては、SBP-2以外にも、FCP (Function Control Protocol) と呼ばれるプロトコルなども提案されている。

【0046】さて、ターゲット、イニシエータ間でデータ転送を行う場合、図6(A)のようにイニシエータ (相手ノード) のデータバッファ (記憶手段) にページテーブルが存在する場合と、存在しない場合がある。

【0047】そして、ページテーブルが存在する場合には、図6(B)に示すように、イニシエータが作成したORBの中には、そのページテーブルのアドレスやエレ

メント数が含まれる。そして、転送データのアドレス (読み出しアドレス、書き込みアドレス) は、このページテーブルを用いて間接アドレス指定される。

【0048】一方、ページテーブルが存在しない場合には、図6(C)に示すように、ORBの中にアドレスとデータ長が含まれ、転送データのアドレスが直接アドレス指定される。

【0049】1. 4 バスリセット

IEEE1394では、電源が投入されたり、途中でデバイスの抜き差しが発生すると、バスリセットが発生する。即ち、各ノードは、ポートの電圧変化を監視している。そして、バスに新たなノードが接続されるなどしてポートの電圧に変化が生じると、この変化を検出したノードは、バス上の他のノードに対して、バスリセットが発生したことを知らせる。また、各ノードの物理層は、バスリセットが発生したことをリンク層に伝える。

【0050】そして、このようにバスリセットが発生すると、ノードIDなどのトポロジ情報がクリアされる。そして、その後、トポロジ情報が自動的に再設定される。即ち、バスリセット後、ツリー識別、自己識別が行われる。その後、アイソクロナスリソースマネージャ、サイクルマスタ、バスマネージャ等の管理ノードが決定される。そして、通常の packets 転送が再開される。

【0051】このようにIEEE1394では、バスリセット後にトポロジ情報が自動的に再設定されるため、電子機器のケーブルを自由に抜き差しできるようになり、いわゆるホットプラグを実現できる。

【0052】なお、トランザクションの途中でバスリセットが発生した場合には、そのトランザクションはキャンセルされる。そして、キャンセルされたトランザクションを発行した要求ノードは、トポロジ情報が再設定された後に、要求 packets を再度転送する。また、応答ノードは、バスリセットによりキャンセルされたトランザクションの応答 packets を要求ノードに返送してはならない。

【0053】2. 全体構成

次に、本実施形態のデータ転送制御装置の全体構成例について図7を用いて説明する。なお、以下では、イニシエータとの間でデータ転送を行うターゲットがプリンタである場合について例にとり説明するが、本発明はこれに限定されない。

【0054】本実施形態のデータ転送制御装置10は、PHYデバイス12 (物理層のデバイス)、リンクデバイス14 (リンク層のデバイス)、CPU16 (中央処理ユニット)、データバッファ18 (記憶手段)、ファームウェア20 (プロセッサ) を含む。なお、PHYデバイス12、リンクデバイス14、CPU16、データバッファ18は、任意の構成要素であり、本実施形態のデータ転送制御装置10は、これらの構成要素を全て含む必要はない。

【0055】PHYデバイス12は、図1の物理層のプロトコルをハードウェアにより実現するための回路であり、リンクデバイス14により使用されるロジカルシンボルを電気信号に変換する機能を有する。

【0056】リンクデバイス14は、図1のリンク層のプロトコルやトランザクション層のプロトコルの一部をハードウェアにより実現するための回路であり、ノード間でのパケット転送のための各種サービスを提供する。

【0057】CPU16は、装置全体の制御やデータ転送の制御を行うものである。

【0058】データバッファ18は、転送データ（パケット）を一時的に格納するバッファであり、SRAM、SDRAM、或いはDRAMなどのハードウェアにより構成される。なお、本実施形態では、データバッファ18は、ランダムアクセス可能なパケット記憶手段として機能する。

【0059】ファームウェア20は、CPU16上で動作する種々の処理ルーチン（処理モジュール）を含むプログラムであり、トランザクション層のプロトコルは、このファームウェア20と、ハードウェアであるCPU

16等により実現される。

【0060】なお、イニシエータであるパーソナルコンピュータ100が含むデバイスドライバ102は、周辺機器を管理制御するための種々の処理ルーチンを含むプログラムである。このプログラムは、情報記憶媒体110（FD、CD-ROM、DVD、ROM）を利用してパーソナルコンピュータ100にインストールされる。

【0061】ここで、デバイスドライバ102のプログラムは、ホストシステムが有する情報記憶媒体（ハードディスク、磁気テープ等）からインターネットなどのネットワークを介してダウンロードし、パーソナルコンピュータ100にインストールするようにしてもよい。このようなホストシステムが有する情報記憶媒体の使用も本発明の範囲内に含まれる。

【0062】ファームウェア20（F/W）は、コミュニケーション部30（COM）、マネージメント部40（MNG）、プリントタスク部50（PRT）、フェッチ部60（FCH）を含む。

【0063】ここで、コミュニケーション部30は、リンクデバイス14などのハードウェアとの間のインターフェースとして機能する処理モジュールである。

【0064】マネージメント部40（マネージメントエージェント）は、ログイン、リコネクト、ログアウト、リセット等の管理を行う処理モジュールである。例えばイニシエータがターゲットにログインを要求した場合には、まず、このマネージメント部40が、このログイン要求を受け付けることになる。

【0065】プリントタスク部50は、後段のアプリケーション層（上層）であるプリンタエンジンとの間のデータ転送処理を行う処理モジュールである。

【0066】フェッチ部60（フェッチエージェント、コマンドブロックエージェント）は、コマンドブロックORBを含むコマンドを実行するための処理モジュールである。フェッチ部60は、単一の要求しか扱うことができないマネージメント部40と異なり、イニシエータからの要求により自身がフェッチしたORBのリンクリストも扱うことができる。

【0067】フェッチ部60は、判断部62、コマンド記憶部64、コマンド比較部66、アドレス記憶部68、アドレス比較部70、データ転送再開部72を含む。

【0068】ここで判断部62は、イニシエータ（相手ノード）との間で印刷データを転送するデータ転送期間中に、バスリセット（広義には、ノードのトポロジ情報をクリアするリセット）が発生したか否かを判断する処理を行う。

【0069】コマンド記憶部64は、バスリセットの発生前にイニシエータから転送されてきたORB（コマンドブロックORB。広義には、データ転送オペレーション要求のためのコマンドパケット）の内容を、バスリセットが発生した時点やリコネクトが成功した時点などで記憶するための処理を行う。

【0070】コマンド比較部66は、バスリセットの発生前にイニシエータから転送されてきたORB（コマンドブロックORB）の内容（コマンド記憶部64により記憶された内容）と、バスリセットの発生後にイニシエータから転送されてきたORBの内容とを比較する処理を行う。

【0071】アドレス記憶部68は、イニシエータとの間で転送される転送データ（印刷データ）の先頭アドレス（第1のアドレス）を記憶するための処理を行う。

【0072】アドレス比較部70は、バスリセットが発生した場合に、アドレス記憶部68により記憶された先頭アドレス（第1のアドレス）と、バスリセット発生後の転送データの先頭アドレス（第2のアドレス）とを比較する処理を行う。

【0073】データ転送再開部72は、バスリセット発生前と発生後とで、転送データの先頭アドレスが一致した場合や、ORB（コマンドブロックORB）の内容が一致した場合に、バスリセット発生時点のデータ転送の続き（バスリセット発生時点で転送したデータの次のデータ）からデータ転送を再開する処理を行う。

【0074】3. 処理の概要

次に、本実施形態の処理の概要について説明する。

【0075】図8は、ターゲット側（ファームウェア）の処理の概要について示すフローチャートである。

【0076】イニシエータから印刷要求があると、ターゲットは、イニシエータのデータバッファからORBをリードする（ステップS1）。そして、ページテーブルが存在する場合には、ORBに含まれるページテーブル

アドレス (図 6 (B) 参照) に基づいて、イニシエータのデータバッファからページテーブルをリードする (ステップ S 2)。次に、リードしたページテーブルに基づいてイニシエータのデータバッファから印刷データをリードする (ステップ S 3)。そして、ページテーブルにより指定される印刷データを全てリードすると、ステータスをライトして、データ転送が成功したか否かなどのステータスをイニシエータに伝える (ステップ S 4)。以上の処理を、全ての印刷データが転送されるまで繰り返す (ステップ S 5)。

【0077】そして本実施形態では、印刷データの転送中 (データ転送期間) にバスリセットが発生すると、リコネクト後の最初の印刷要求時に以下の処理を行う。

【0078】即ち、まず、バスリセット前の ORB の内容や印刷データの先頭アドレスと、バスリセット後の ORB の内容や印刷データの先頭アドレスとが同一か否かを判断する (ステップ S 6)。そして、同一であると判断した場合には、バスリセット発生時点の続きからデータ転送を再開する (ステップ S 7)。一方、同一でないと判断した場合には、バスリセット後の ORB を新規の ORB として最初から処理する (ステップ S 8)。

【0079】図 9 は、イニシエータ側 (デバイスドライバ) の処理の概要について示すフローチャートである。

【0080】アプリケーションプログラムからの印刷ジョブが発生すると、イニシエータは、印刷のための ORB やページテーブルを作成し、データバッファに書き込む (ステップ S 10)。次に、作成した ORB をリードするようにターゲットに対して指示する (ステップ S 11。図 4 の A 1 参照)。

【0081】次に、バスリセットが発生したか否かを判断し (ステップ S 12)、発生しなかった場合には、ステータスがターゲットから送られてきたか否かを判断する (ステップ S 13)。そして、送られてきた場合には、全ての印刷データが転送されたか否かを判断し (ステップ S 14)、転送されていない場合には、ステップ S 10 に戻り、転送された場合には印刷ジョブを終了する。

【0082】そして本実施形態では、ステップ S 12 でバスリセットが発生したと判断されると、イニシエータが、ORB、ページテーブルを再作成し (ステップ S 15)、再作成した ORB をリードするようにターゲットに対して指示する (ステップ S 11)。この場合にイニシエータ (デバイスドライバ) は、バスリセット発生前の ORB の内容や印刷データの先頭アドレスと、バスリセット発生後の ORB の内容や印刷データの先頭アドレスとが同一になるように、ORB を再作成する。

【0083】4. 本実施形態の特徴

さて、印刷データの転送中にバスリセットが発生すると、以下のような問題が生じることが判明した。

【0084】例えば図 10 (A) に示すように、C 1 に

示す位置 (アドレス) までデータを転送したところで、バスリセットが発生したとする。この場合には、バスリセット発生時点で処理中であったトランザクションは全てキャンセルされる。従って、バスリセット前に印刷データの転送を要求していたイニシエータは、図 10

(B) に示すように、バスリセット後に印刷のための ORB を再度作成して、印刷データの転送を最初からやり直すようにターゲットに指示する。このため、図 10

(B) の C 2 に示す位置からデータ転送が再開されてしまい、印刷データの一部だけが二重に送られてしまう。この結果、図 10 (C) に示すような二重印刷の問題が発生する。

【0085】このような問題を解決するために、本実施形態では、以下に説明するような手法を採用している。

【0086】即ち本実施形態では、図 11 に示すように、バスリセット前の ORB のページテーブルにより指定される転送データの先頭アドレス (バスアドレス) AD 1 を記憶しておく。

【0087】そして、バスリセットが発生した場合には、記憶しておいた先頭アドレス AD 1 と、バスリセット後の ORB のページテーブルにより指定される転送データの先頭アドレス AD 2 とを比較する (図 8 のステップ S 6 参照)。

【0088】そして、AD 1 と AD 2 が同一の場合には、バスリセット前の転送データとバスリセット後の転送データは同一であると判断し、D 1 に示すように、バスリセット発生時点のデータ転送の続きからデータ転送を再開する (図 8 のステップ S 7 参照)。即ち、バスリセット発生時点で既に転送を完了していたデータの次のデータからデータ転送を再開する。

【0089】一方、AD 1 と AD 2 が同一でない場合には、バスリセット後の転送データは全く新規の転送データであると判断し、最初から処理する (図 8 のステップ S 8 参照)。

【0090】このようにすることで、図 11 の D 2 に示す部分の転送データが、図 10 (B) の場合と異なり、二重転送されないようになる。従って、図 10 (C) に示すような誤印刷が生じなくなる。また二重転送を避けることができるため、転送時間も短縮できる。

【0091】本実施形態は、バスリセットが発生しても、イニシエータのデータバッファ上での転送データの先頭アドレスについては変更されない点に着目したことに特徴がある。

【0092】即ち、バスリセットが発生すると、イニシエータが ORB やページテーブルを再度作成するため、ページテーブルの構成等については変更されてしまう可能性がある。

【0093】これに対して、転送データの先頭アドレス (転送データの位置) は、アプリケーションプログラムなどが決めるものであるため、バスリセットが発生して

も先頭アドレスが変わることはない。

【0094】本実施形態は、この点に着目し、転送データの先頭アドレスがバスリセット前とバスリセット後で同一ならば、同じ転送データが送られてきたと判断している。

【0095】例えば、本実施形態と異なる手法として、先頭アドレスの比較処理を行わずに、常に、バスリセット発生時点の続きからデータ転送を再開するという手法も考えられる。

【0096】しかしながら、この手法によると、例えば、バスリセット後にイニシエータが印刷データの転送処理をキャンセルし、バスリセット前と全く異なるORBを作成した場合にも、図11のD1からデータ転送が再開されてしまうという不具合が生じる。

【0097】これに対して本実施形態では、転送データの先頭アドレスがバスリセットの前後で同一の場合には、図11のD1からデータ転送が再開するが、同一でない場合には、全く新規のORBとして処理されるため、上記のような不具合が生じない。

【0098】さて、本実施形態では、転送データがページテーブルを用いて転送される場合には、具体的には次のようにして転送データの先頭アドレスの比較処理を行っている。

【0099】即ち図12に示すように、まず、バスリセット前のORBのページテーブルの中の先頭セグメントSEG1に格納されている先頭アドレスAD1を、ページテーブル記憶領域（ターゲットのデータバッファ上の領域）とは別の領域に記憶しておく。そして、この記憶されたAD1と、バスリセット後のORBのページテーブルの中の先頭セグメントSEG1に格納される先頭アドレスAD2とを比較する。

【0100】ページテーブルが例えば128個のセグメントを有する場合を考える。この場合に、128個の全てのセグメントをイニシエータから一度にリードし、ターゲットのデータバッファ上のページテーブル記憶領域に記憶すると、ページテーブルの記憶に必要な記憶容量が不要に増加してしまう。

【0101】そこで本実施形態では、ページテーブルのセグメントを例えば8個ずつリードし、これらの8個のセグメントをターゲットのデータバッファ上のページテーブル記憶領域に書き込む。このようにすることで、ページテーブル記憶領域の使用記憶領域を節約できる。

【0102】しかしながら、このようにすると、例えば最初の8個のセグメントをリードしてページテーブル記憶領域に書き込んだ後、次の8個のセグメントをリードしてページテーブル記憶領域に上書きすると、最初の8個のセグメントの情報が消えてしまい、ページテーブルの先頭セグメントSEG1に格納されている先頭アドレスAD1も消えてしまうという不具合が生じる。

【0103】本実施形態によれば、ページテーブルの先

頭セグメントSEG1に格納されている先頭アドレスAD1は、ページテーブル記憶領域とは別の領域に記憶される。従って、上記のような不具合が発生するのを防止できると共に、ページテーブル記憶領域の使用記憶容量も節約できるようになる。

【0104】また本実施形態では、バスリセット前のORB（コマンドブロックORB）の内容とバスリセット後のORBの内容とを、先頭アドレスAD1、AD2の比較処理に先立って比較するようにしている。

10 【0105】即ち図13に示すように、バスリセットの発生後、イニシエータがリコネクトに成功し、新たなORBを作成して転送要求してきた場合に、まず、バスリセット前のORBの内容とバスリセット後のORBの内容を比較する。そして、ORBの内容が同一の時に、初めて、バスリセット前のORBにより特定される先頭アドレスAD1とバスリセット後のORBにより特定される先頭アドレスAD2が同一か否かを比較する。

20 【0106】例えば、イニシエータのパーソナルコンピュータで動作するOS（OperatingSystem）が第1のOSである場合には、後述するようにORBが順序番号などの識別情報を含む場合がある。従って、ORBの内容を比較すれば、バスリセット後のORBによる転送データが、バスリセット前のORBによる転送データの続きか否かを容易に判断できる。そして、ORBの内容を先に比較し、ORBの内容が同一でないと判断した場合には、先頭アドレスの比較処理を省略できるため、処理負荷を軽くできる。

30 【0107】一方、イニシエータのOSが第2のOSである場合には、ORBが順序番号などの識別情報を含まない。従って、この場合には、先頭アドレスAD1、AD2を比較することで、バスリセット後の転送データがバスリセット前の続きか否かを確実に判断できるようになる。

40 【0108】また本実施形態のように、ORBの内容比較と先頭アドレスの比較とを両方行うことにより、ファームウェアは、イニシエータのOSが第1のOSか第2のOSかを意識する必要がなくなる。即ち、イニシエータのOSが第1のOSであっても第2のOSであっても、同一構成のファームウェアで処理できるようになり、ファームウェアの開発期間の短縮化や、デバッグ作業の容易化を図れる。

50 【0109】なお本実施形態では、ORBの内容比較の際に識別情報以外にも種々の情報を比較している。例えば図14に示すように、本実施形態では、コマンドブロックORBが含むページテーブル存在フラグPや、データサイズや、コマンドブロック（コマンドセット）フィールドの中のオペレーションコード（印刷コマンド、リードコマンドなどを区別するコード）やデータ長を比較している。このような情報を比較することで、バスリセット前後のORBが同一か否かを簡素な処理で確実に判

断できるようになる。

【0110】さて、イニシエータのパーソナルコンピュータで動作するOSが、第1のOSである場合（或いは第2のOSの最新バージョンである場合）には、ORBが、ORB同士を識別するための順序番号などの識別情報を含む。即ち、イニシエータのデバイスドライバが、ORBの所与のフィールドにORBの識別情報を書き込む。

【0111】このような場合には、図15に示すように、バスリセット前のORBが含む識別情報とバスリセット後のORBが含む識別情報とを比較する。そして、これらの識別情報が同一である場合には、図15のE1に示すように、リセット発生時点の続きからデータ転送を再開するようにする。一方、同一でない場合には、バスリセット後のORBは新規のORBであるとして処理を行う。

【0112】このようにすることで、バスリセット（リコネクト）後の転送データが、バスリセット前の続きか否かを、簡素な処理で判断できるようになる。そして、印刷データが二重転送されるのを避けることができるため、二重印刷などの誤印刷が生じるのを防止できると共に転送時間も短縮化できる。

【0113】なお、ORBを識別するための識別情報としては、ORBの順序番号以外にも種々の情報を考えることができる。例えば、ORBが転送しようとしているデータのデータアドレスなどを識別情報として用いてもよい。即ち、ターゲットがハードディスクドライブである場合には、データのセクタアドレスなどをORBの識別情報として用いることができる。

【0114】さて、バスリセットの発生時期は全くの任意である。従って、例えば図16に示すように、ターゲットがデータ転送完了のステータスをイニシエータに転送したが、バスリセットの発生が要因となってイニシエータからACK（ACKコンプリート）が返って来ず、ACKミッシングになる場合がある。

【0115】このような場合には、バスリセットの発生が要因となってイニシエータがステータスを受け取れず、ACKミッシングになったという第1のケースと、イニシエータはステータスを受け取り、ACKを返したが、バスリセットの発生が要因となってACKミッシングになったという第2のケースが考えられる。

【0116】そして、上記第1のケースでは、イニシエータはデータ転送が不成功であったと考え、バスリセット後に同一のORBを再度作成するという第1の処理を行う。一方、上記第2のケースでは、イニシエータはデータ転送が成功したと考え、バスリセット後に次のORBを作成するという第2の処理を行う。

【0117】ところが、ターゲットにはACKミッシングであったという情報しか伝わらないため、ターゲットは、イニシエータが上記第1、第2の処理のいずれを行

ったのかを知ることができない。従ってこのような場合にバスリセット発生時点の続きからデータ転送を開始してしまうと、誤ったデータ転送が行われてしまう可能性がある。

【0118】そこで本実施形態では図16に示すように、バスリセットの発生が要因となってイニシエータからアクノリジメントが返って来なかった場合には、デッド状態（データ転送不可状態）に移移する。このようにすることで、誤ったデータ転送が行われる事態を防止できる。

【0119】なお、図15で説明した識別情報をORBに常に含ませるようにすれば、イニシエータが上記第1、第2の処理のいずれを行ったかを（イニシエータがデータ転送完了のステータスを受け取ったか否かを）、図17に示すように、ORBが含む識別情報を比較することで判断できるようになる。

【0120】即ち、バスリセット前のORBの識別情報とバスリセット後のORBの識別情報が同一である場合には、イニシエータが上記第1の処理を行ったと判断でき、同一でない場合には、上記第2の処理を行ったと判断できる。従って、ターゲットは、デッド状態に移移することなく、バスリセット発生時点の続きからデータ転送を再開できるようになる。

【0121】5. 詳細な処理例

次に本実施形態の詳細な処理例について図18～図22のフローチャートを用いて説明する。

【0122】図18～図20は、バスリセット発生時（リコネクト時）の処理の詳細例を示すフローチャートである。

【0123】バスリセットが発生すると、ターゲットは、まず、イニシエータがログインしているか否かを判断し（ステップS20）、ログインしている場合にはIEEE1394のバス上の全ての転送処理（トランザクション）をキャンセルする（ステップS21）。一方、ログインしていない場合には、バスリセットが発生しても特別な処理は不要であるため、何もしない（ステップS22）。

【0124】次に、既にバスリセット処理に入っているか否かを判断する（ステップS23）。これにより、バスリセットが複数回発生した場合にそれに対応するバスリセット処理が無用に複数回繰り返される事態を防止できる。

【0125】次に、バスリセット発生時点のACK（アクノリジメント）の状態を記憶しておく（ステップS24）。これにより、その後に発生するトランザクション（例えばリコネクトのトランザクション）により、バスリセット直後のACKの内容が消されてしまう事態を防止できる。

【0126】次に、IEEE1394のバス上で転送済みのデータのサイズ（バイト数）を記憶する（ステップ

10

20

30

40

50

S 25)。即ち、バスリセット発生時点において処理中であったセグメントの中での転送済みのデータのサイズを記憶する。そして、ステップS 23の判断のために、バスリセット処理中であることを示すフラグをオンにする(ステップS 26)。即ち、このフラグがオンになると、その後に、バスリセットが発生しても、ステップS 24～S 26の処理は行われない。

【0127】次に、イニシエータからのリコネクト待ちになり(ステップS 27)、イニシエータによりリコネクトされたか否かを判断する(ステップS 28)。そして、リコネクトされなかった場合には、ログインORBのリコネクトフィールドで指定されたリコネクトタイムアウト時間が経過したか否かを判断する(ステップS 29)。そして、経過した場合には、継続フラグ(データ転送が継続して再開される可能性があることを示すフラグ)をオフにして(ステップS 30)、ログアウト状態に状態遷移する(ステップS 31)。

【0128】一方、リコネクトタイムアウト時間内にリコネクトされた場合には、リコネクトしてきたイニシエータが、バスリセット前にログインしていたイニシエータか否かを判断し(ステップS 32)、バスリセット前と異なるイニシエータであった場合には、そのイニシエータのリコネクトを拒否し、リコネクト待ちに戻る。

【0129】バスリセット前と同じイニシエータがログインしてきた場合には、印刷のためのコマンドブロックORB(印刷コマンドを含むORB)を、バスリセット発生時点において処理中だったか否かを判断する(図19のステップS 33)。そして、処理中でなかった場合には、継続フラグをオフにして(ステップS 36)、アイドル状態に状態遷移する(ステップS 37)。

【0130】一方、印刷のためのコマンドブロックORBを処理中であった場合には、ステータスのライト中(ステータスをライトしてからACKが返ってくるまでの期間)にバスリセットが発生したか否かを判断する(ステップS 34)。そして、ステータスのライト中にバスリセットが発生した場合には、図18のステップS 24で記憶したACKの情報に基づいて、ACKコンプリートか否かを判断する(ステップS 35)。

【0131】そして、ACKコンプリートの場合には、継続フラグをオフにして(ステップS 36)、アイドル状態に状態遷移する(ステップS 37)。一方、ACKコンプリートでない場合には、ACKミッシングか否かを判断する(ステップS 38)。そして、ACKミッシングでなければ何もしない(ステップS 39)、ACKミッシングの場合には、継続フラグをオフにして(ステップS 40)、図16で説明したようにデッド状態(データ転送不可状態)に状態遷移する(ステップS 41)。

【0132】ステップS 34でバスリセットの発生がステータスのライト中でないと判断された場合には、処理中のORBの転送(印刷)データを1バイトでも後段の

プリンタエンジンに転送したか否かを判断する(ステップS 42)。そして、1バイトも転送していなかった場合には継続フラグをオフにし(ステップS 43)、アイドル状態に状態遷移する(ステップS 49)。

【0133】一方、1バイトでもプリンタエンジンに転送していた場合には、ORBの内容(データサイズ、ページテーブル存在フラグP、コマンドブロック)や、バスリセット発生時点までに転送できたデータのサイズを記憶する(ステップS 44)。このデータのサイズは、バスリセット発生時点で後段のプリンタエンジンに既に転送したデータのバイト数と、バスリセット発生時点でIEEE1394のバス上でのデータ転送は既に完了し、後段のプリンタエンジンに転送中又はこれから転送する予定のデータのバイト数の合計に相当する。即ち、例えば、プリンタで既に印刷したデータのバイト数と、プリンタで現在印刷中又はこれから印刷予定のデータのバイト数の合計に相当する。

【0134】次に、ページテーブルが存在するか否かを判断し(ステップS 45)、存在しない場合には、ORBのデータスクリプタの内容を記憶する(ステップS 46)。即ち、ページテーブルが存在しない場合には、直接アドレス指定の場合の転送データのアドレス及びデータ長が記憶される(図6(C)参照)。

【0135】一方、ページテーブルが存在する場合には、ページテーブルの先頭セグメントの内容(アドレス、データ長)と、バスリセット発生時点で処理中だったセグメントの内容(アドレス、データ長)及びセグメント番号を記憶する(ステップS 47)。そして、継続フラグをオンにして(ステップS 48)、アイドル状態に状態遷移する(ステップS 49)。

【0136】図21、図22は、通常時の処理の詳細例を示すフローチャートである。

【0137】まず、イニシエータからORBのリードを指示されたか否か(ドアベルレジスタがリングされたか否か)を判断し(ステップS 51)、指示されなかった場合にはアイドル状態にとどまる(ステップS 50)。一方、指示された場合には、イニシエータが作成したORBをイニシエータからリードする(ステップS 52)。そして、ORBを含むページテーブル存在フラグPに基づいて、ページテーブルが存在するか否かを判断する(ステップS 53)。そして、ページテーブルが存在する場合には、ページテーブルのセグメントを例えば8セグメントずつリードする(ステップS 54)。

【0138】次に、ORBのコマンドブロックにあるオペレーションコードに基づいて、リードしたORBが印刷のためのコマンドブロックORBか否かを判断する(ステップS 55)。そして、印刷のためのコマンドブロックORBであった場合には、ステップS 54でリードした8セグメントが、ページテーブルの最初の8セグメント(先頭セグメントを含む8セグメント)か否かを

判断し（ステップS56）、最初の8セグメントであった場合には、図22に示すコマンド・アドレス比較処理に移行する（ステップS57）。

【0139】ステップS55で印刷のためのコマンドブロックORBではないと判断された場合、ステップS56で最初の8セグメントでないと判断された場合、及び、ステップS57のコマンド・アドレス比較処理が終了した場合には、データのリード/ライトを行う（ステップS58）。そして、1セグメント分のデータ、8セグメント分のデータをリード/ライトするまで繰り返す（ステップS59、S60）。

【0140】次に、ページテーブルの全てのセグメントをリード/ライトしたか否かを判断し（ステップS61）、全てのセグメントをリード/ライトしていない場合には、ページテーブルの次の8セグメントをリードする（ステップS54）。一方、ページテーブルの全てのセグメントをリードした場合には、イニシエータに対してステータスをライトする（ステップS62）。そして、印刷物の印刷のための全てのORBをリードしたか否かを判断し（ステップS63）、次のORBがある場合にはステップS52に戻り、次のORBが無い場合にはアイドル状態に状態遷移する（ステップS50）。

【0141】ステップS53でページテーブルが存在しないと判断した場合には、リードしたORBが印刷のためのコマンドブロックORBか否かを判断する（ステップS64）。そして、印刷のためのコマンドブロックORBであった場合には、図22に示すコマンド・アドレス比較処理に移行する（ステップS65）。

【0142】一方、印刷のためのコマンドブロックORBではないと判断された場合、及び、コマンド・アドレス比較処理が終了した場合には、データをリード/ライトし（ステップS66）、全てのデータをリード/ライトするまで繰り返す（ステップS67）。そして、全てのデータをリード/ライトした場合には、ステップS62に移行し、イニシエータに対してステータスをライトする。

【0143】図22のコマンド・アドレス比較処理においては、まず、継続フラグがオンか否かを判断する（ステップS70）。この継続フラグは、図20のステップS48においてオンにされるフラグである。そして、継続フラグがオフの場合にはステップS76に移行して、図12で説明したように転送データの先頭アドレス（ページテーブルの先頭セグメントのアドレス）を記憶し、コマンド・アドレス比較処理を終了する。

【0144】継続フラグがオンの場合には、図13、図14で説明したように、リードしたORBの内容がバスリセット前のORBの内容と同一か否かを判断する（ステップS71）。この場合に、比較対象となるバスリセット前のORBの内容は、図20のステップS44において記憶されている。また、図13で説明したように本

実施形態では、アドレス比較（ステップS72）に先立って、ORBの内容比較（ステップS71）を行っている。

【0145】ORBの内容がバスリセット前と同一であった場合には、図11で説明したように、転送データの先頭アドレスがバスリセット前と同一か否かを判断する（ステップS72）。そして、同一の場合には、データ転送の設定をバスリセット発生前の状態に戻す（ステップS73）。即ち、図20のステップS44で記憶したバスリセット発生時点までの転送済みデータサイズや、ステップS47で記憶したセグメントの内容やセグメント番号などに基づいて、図11のD1に示す位置（バスリセット発生時点の続き）からデータ転送を再開できるように、データ転送の設定をバスリセット前の状態に戻す。そして、継続フラグをオフに戻す（ステップS74）。この場合、バスリセット前に既に転送を完了していたデータが消失しないように、ターゲットのデータバッファ上のデータをクリアしないようにする。

【0146】なお、ステップS74の後に、ステップS76のように転送データの先頭アドレスを記憶しておかないのは、バスリセット発生時点の続きからデータ転送を再開する場合には、バスリセット発生前に記憶しておいた先頭アドレスがそのまま使えるからである。

【0147】ステップS71でORBの内容がバスリセット前と同一でないと判断した場合、或いはステップS72で先頭アドレスがバスリセット前と同一でないと判断した場合には、データ転送の再開処理を行わず、継続フラグをオフに戻すと共に転送データの先頭アドレスを記憶しておく（ステップS75、S76）、即ち、この場合には、リードしたORBを全くの新規のORBとして処理することになる。

【0148】なお、ステップS75の場合には、リードしたORBを最初から処理することになるため、ステップS74と異なり、ターゲットのデータバッファのデータをクリアする。

【0149】6. 電子機器

次に、本実施形態のデータ転送制御装置を含む電子機器の例について説明する。

【0150】例えば図23（A）に電子機器の1つであるプリンタの内部ブロック図を示し、図24（A）にその外観図を示す。CPU（マイクロコンピュータ）510はシステム全体の制御などを行う。操作部511はプリンタをユーザが操作するためのものである。ROM516には、制御プログラム、フォントなどが格納され、RAM518はCPU510のワーク領域として機能する。表示パネル519はプリンタの動作状態をユーザに知らせるためのものである。

【0151】PHYデバイス502、データ転送制御装置500を介して、パーソナルコンピュータなどの相手ノードから送られてきた印字データは、バス504を介

して印字処理部（プリンタエンジン）512に直接送られる。そして、印字データは、印字処理部512にて所与の処理が施され、プリントヘッダなどからなる印字部（データを出力するための装置）514により紙に印字されて出力される。

【0152】図23（B）に電子機器の1つであるスキャナの内部ブロック図を示し、図24（B）にその外観図を示す。CPU520はシステム全体の制御などを行う。操作部521はスキャナをユーザが操作するためのものである。ROM526には制御プログラムなどが格納され、RAM528はCPU520のワーク領域として機能する。

【0153】光源、光電変換器などからなる画像読み取り部（データを取り込むための装置）522により原稿の画像が読み取られ、読み取られた画像のデータは画像処理部（スキャナエンジン）524により処理される。そして、処理後の画像データがバス505を介してデータ転送制御装置500に直接送られる。データ転送制御装置500は、この画像データにヘッダなどを付加することでパケットを生成し、PHYデバイス502を介してパーソナルコンピュータなどの相手ノードに送信する。

【0154】図23（C）に電子機器の1つであるCD-RWドライブの内部ブロック図を示し、図24（C）にその外観図を示す。CPU530はシステム全体の制御などを行う。操作部531はCD-RWをユーザが操作するためのものである。ROM536には制御プログラムなどが格納され、RAM538はCPU530のワーク領域として機能する。

【0155】レーザ、モータ、光学系などからなる読み取り&書き込み部（データを取り込むための装置又はデータを記憶するための装置）533によりCD-RW532から読み取られたデータは、信号処理部534に入力され、エラー訂正処理などの所与の信号処理が施される。そして、信号処理が施されたデータが、バス506を介してデータ転送制御装置500に直接送られる。データ転送制御装置500は、このデータにヘッダなどを付加することでパケットを生成し、PHYデバイス502を介してパーソナルコンピュータなどの相手ノードに送信する。

【0156】一方、PHYデバイス502、データ転送制御装置500を介して、相手ノードから送られてきたデータは、バス506を介して信号処理部534に直接送られる。そして、信号処理部534によりこのデータに所与の信号処理が施され、読み取り&書き込み部533によりCD-RW532に記憶される。

【0157】なお、図23（A）、（B）、（C）において、CPU510、520、530の他に、データ転送制御装置500でのデータ転送制御のためのCPUを別に設けるようにしてもよい。

【0158】また、図23（A）、（B）、（C）ではRAM501（データバッファに相当）がデータ転送制御装置500の外部に設けられているが、RAM501をデータ転送制御装置500に内蔵させてもよい。

【0159】本実施形態のデータ転送制御装置を電子機器に用いれば、バスに新たな電子機器が接続されてバスリセットが発生した場合にも、バスリセットを原因とする不具合の発生が防止される。これにより、電子機器の誤動作を防止できる。

10 【0160】また本実施形態のデータ転送制御装置を電子機器に用いれば、高速なデータ転送が可能になる。従って、ユーザがパーソナルコンピュータなどによりプリントアウトの指示を行った場合に、少ないタイムラグで印字が完了するようになる。また、スキャナへの画像取り込みの指示の後に、少ないタイムラグで読み取り画像をユーザは見るようになる。また、CD-RWからのデータの読み取りや、CD-RWへのデータの書き込みを高速に行うことができるようになる。

20 【0161】また本実施形態のデータ転送制御装置を電子機器に用いることで、CPU上で動作するファームウェアの処理負担が軽減され、安価なCPUや低速のバスを用いることが可能になる。更に、データ転送制御装置の低コスト化、小規模化を図れるため、電子機器の低コスト化、小規模化も図れるようになる。

【0162】なお本実施形態のデータ転送制御装置を適用できる電子機器としては、上記以外にも例えば、種々の光ディスクドライブ（CD-ROM、DVD）、光磁気ディスクドライブ（MO）、ハードディスクドライブ、TV、VTR、ビデオカメラ、オーディオ機器、電話機、プロジェクタ、パーソナルコンピュータ、電子手帳、ワードプロセッサなど種々のものを考えることができる。

【0163】なお、本発明は本実施形態に限定されず、本発明の要旨の範囲内で種々の変形実施が可能である。

【0164】例えば、本発明のデータ転送制御装置の構成は、図7に示す構成が特に望ましいが、これに限定されるものではない。

40 【0165】また、先頭アドレスの比較手法、コマンドの比較手法、データ転送の再開の手法も、本実施形態で説明した手法が特に望ましいが、これに限定されるものではない。

【0166】また、本発明はIEEE1394におけるバスリセットに特に有用だが、これ以外にも、少なくともノードのトポロジー情報をクリアするようリセットであれば適用できる。

50 【0167】また、本発明は、IEEE1394規格でのデータ転送に適用されることが特に望ましいが、これに限定されるものではない。例えばIEEE1394と同様の思想に基づく規格やIEEE1394を発展させた規格におけるデータ転送にも本発明は適用できる。

【図面の簡単な説明】

【図 1】IEEE 1394 の層構造について示す図である。

【図 2】SBP-2 について説明するための図である。

【図 3】SBP-2 のデータ転送処理の概略について説明するための図である。

【図 4】データをイニシエータからターゲットに転送する場合のコマンド処理について説明するための図である。

【図 5】データをターゲットからイニシエータに転送する場合のコマンド処理について説明するための図である。

【図 6】図 6 (A)、(B)、(C) は、ページテーブルについて説明するための図である。

【図 7】本実施形態のデータ転送制御装置の構成例を示す図である。

【図 8】ターゲット側（ファームウェア）の処理の概要を示すフローチャートである。

【図 9】イニシエータ側（デバイスドライバ）の処理の概要を示すフローチャートである。

【図 10】図 10 (A)、(B)、(C) は、二重印刷の問題について説明するための図である。

【図 11】転送データの先頭アドレスの比較結果に基づいてデータ転送を継続して再開する手法について説明するための図である。

【図 12】転送データの先頭アドレスの比較手法について説明するための図である。

【図 13】アドレス比較に先立ってコマンド比較を行う手法について説明するための図である。

【図 14】ORB の内容比較について説明するための図である。

【図 15】ORB の識別情報の比較結果に基づいてデータ転送を継続して再開する手法について説明するための図である。

【図 16】ステータスのライト中にバスリセットが発生し、ACK ミッシングとなった場合に、デッド状態に移行する手法について説明するための図である。

【図 17】ステータスのライト中にバスリセットが発生し、ACK ミッシングとなった場合に、イニシエータがステータスを受け取ったか否かを ORB が含む識別情報

に基づいて判断する手法について説明するための図である。

【図 18】バスリセット発生時（リコネクト時）の本実施形態の詳細な処理例について示すフローチャートである。

【図 19】バスリセット発生時（リコネクト時）の本実施形態の詳細な処理例について示すフローチャートである。

【図 20】バスリセット発生時（リコネクト時）の本実施形態の詳細な処理例について示すフローチャートである。

【図 21】通常時の本実施形態の詳細な処理例について示すフローチャートである。

【図 22】通常時の本実施形態の詳細な処理例について示すフローチャートである。

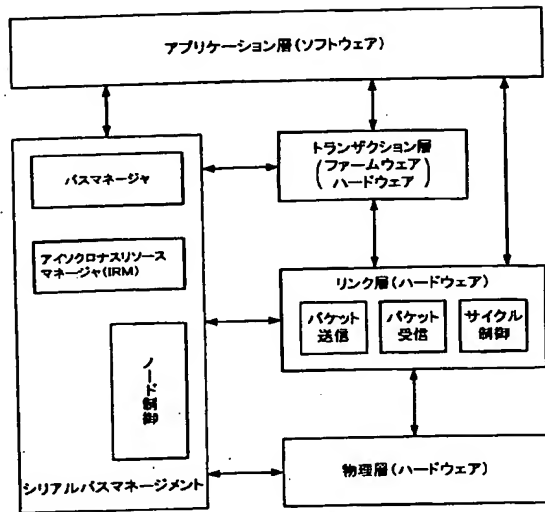
【図 23】図 23 (A)、(B)、(C) は、種々の電子機器の内部ブロック図の例である。

【図 24】図 24 (A)、(B)、(C) は、種々の電子機器の外観図の例である。

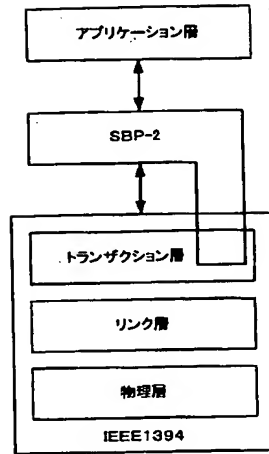
20 【符号の説明】

- 10 データ転送制御装置
- 12 PHY デバイス
- 14 リンクデバイス
- 16 CPU
- 18 データバッファ
- 20 ファームウェア (F/W)
- 30 コミュニケーション部 (COM)
- 40 マネージメント部 (MNG)
- 50 プリントタスク部 (PRT)
- 60 フェッチ部 (FCH)
- 62 判断部
- 64 コマンド記憶部
- 66 コマンド比較部
- 68 アドレス記憶部
- 70 アドレス比較部
- 72 データ転送再開部
- 100 パーソナルコンピュータ
- 102 デバイスドライバ
- 104 データバッファ
- 40 110 情報記憶媒体

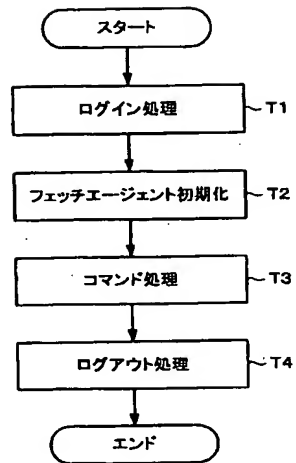
【図 1】



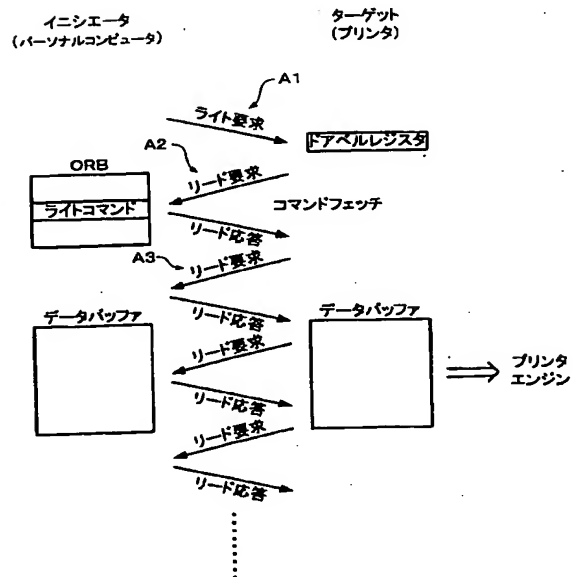
【図 2】



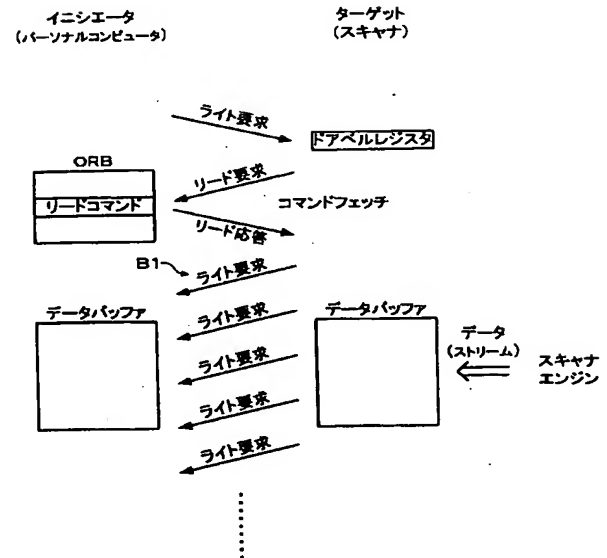
【図 3】



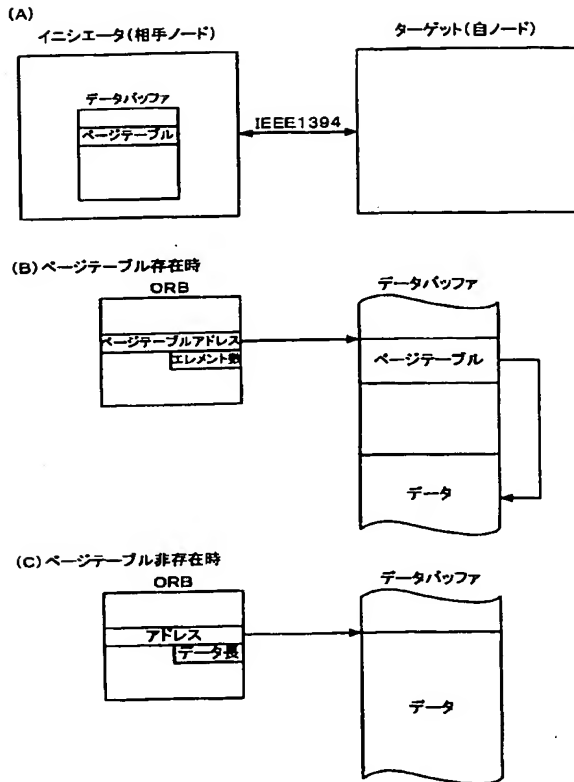
【図 4】



【図 5】

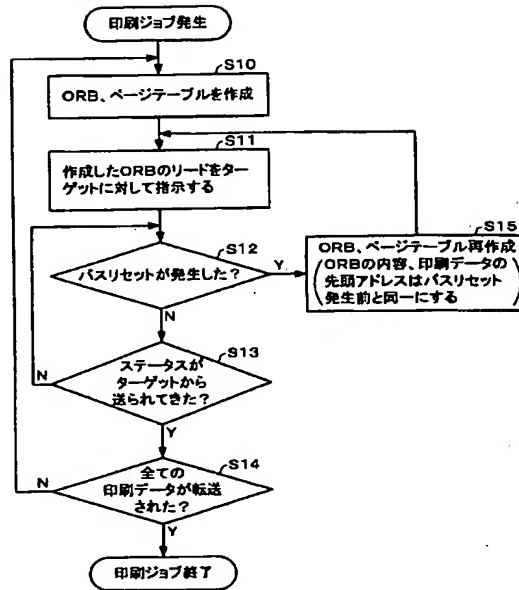


【図 6】

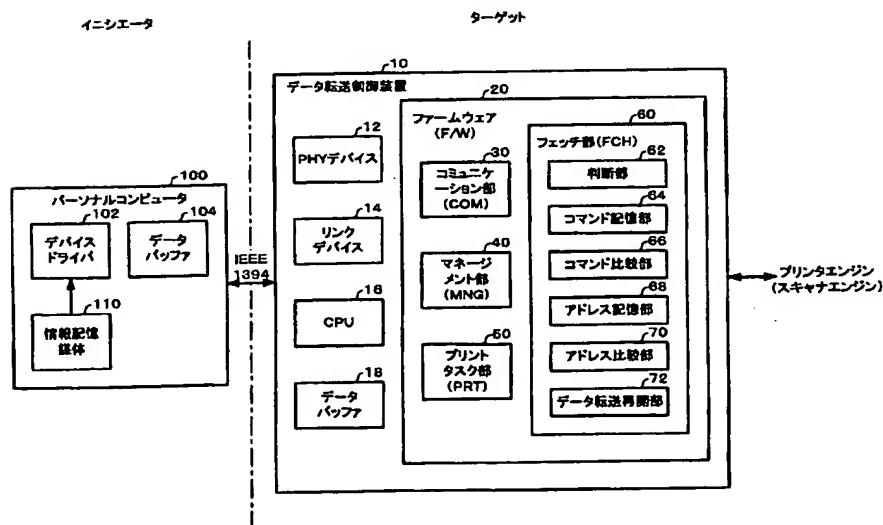


【図 9】

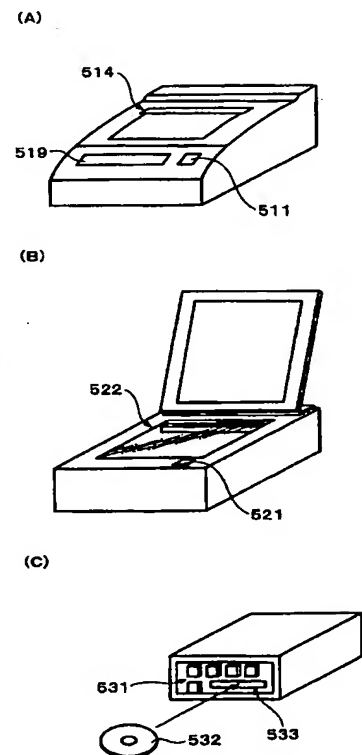
イニシエータ側



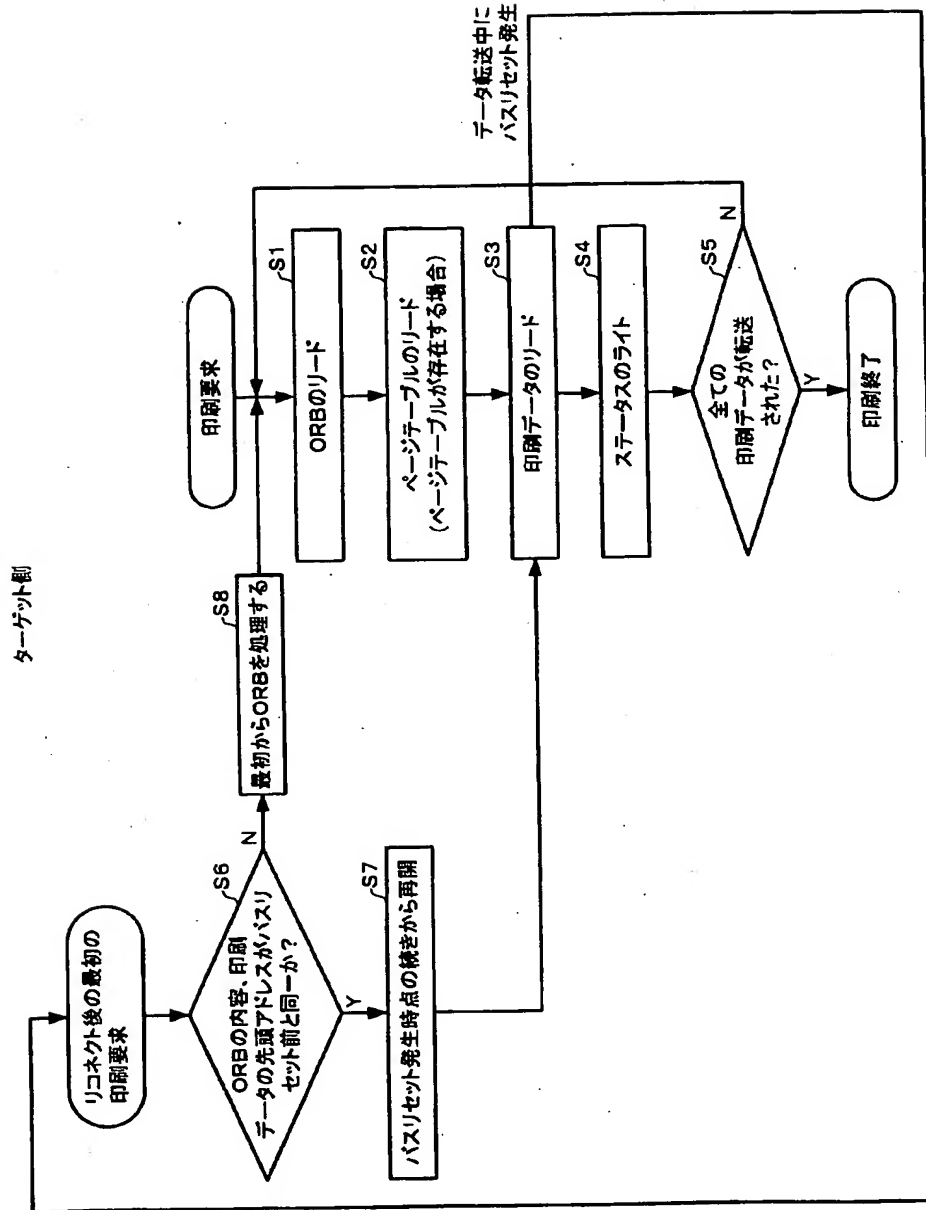
【図 7】



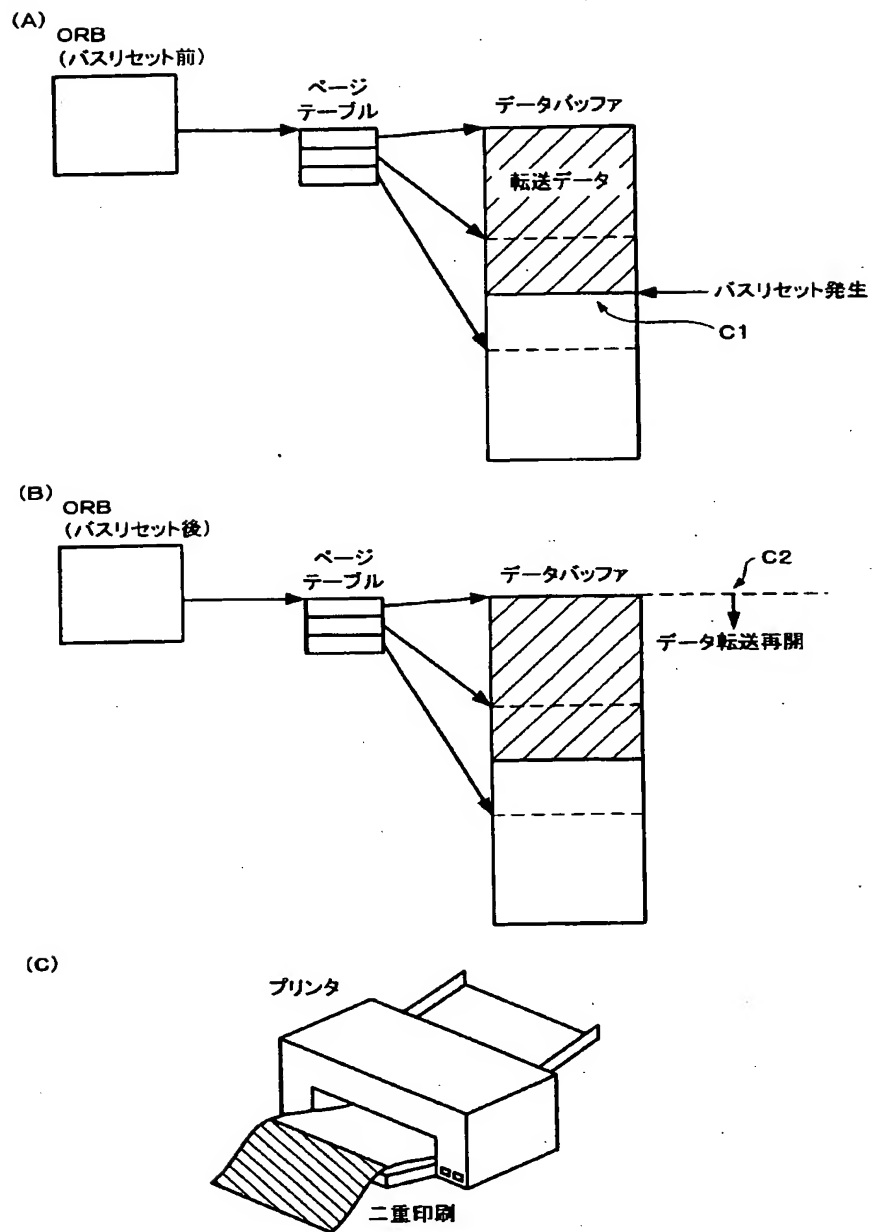
【図 24】



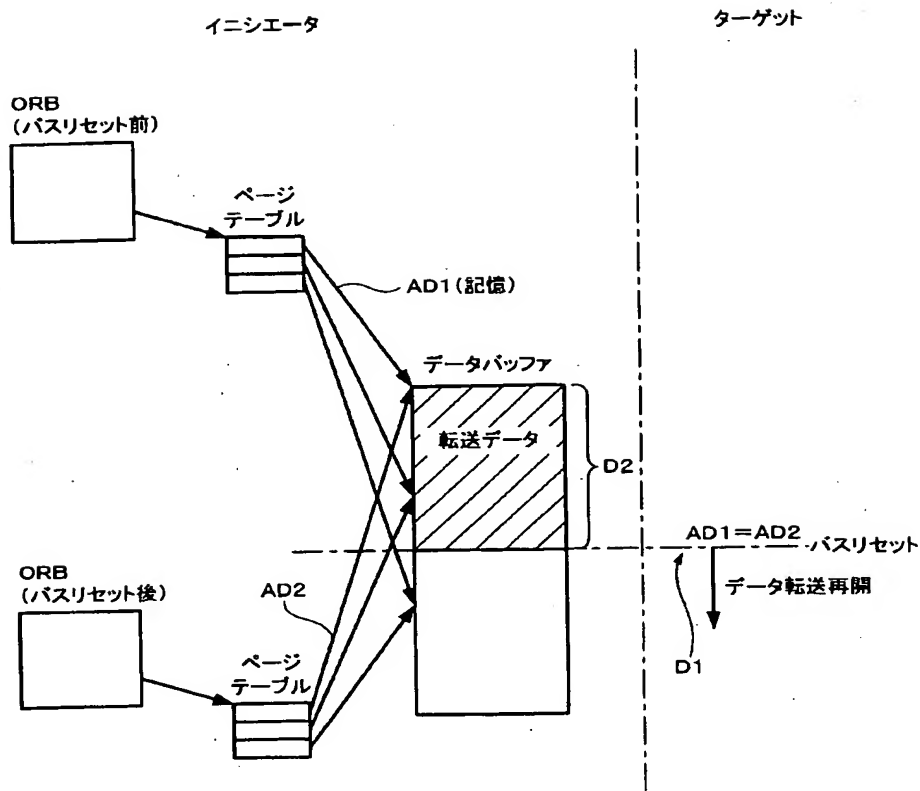
【図8】



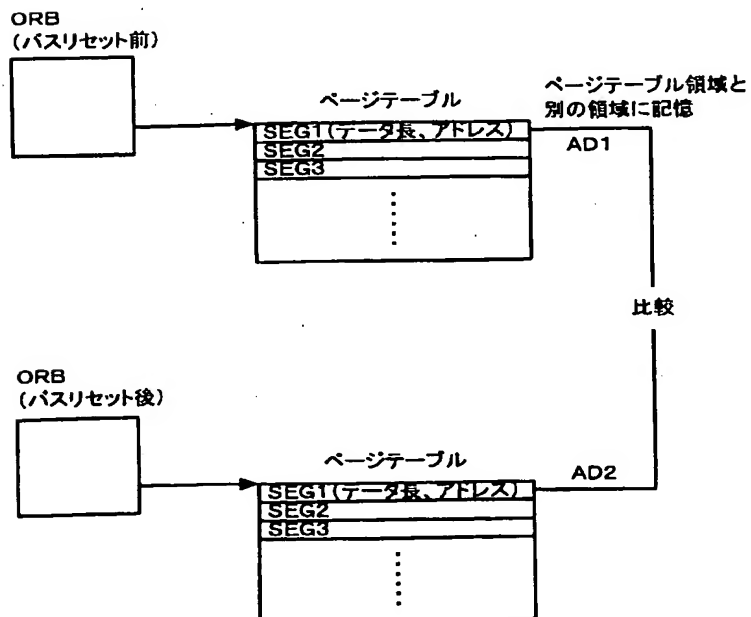
【図10】



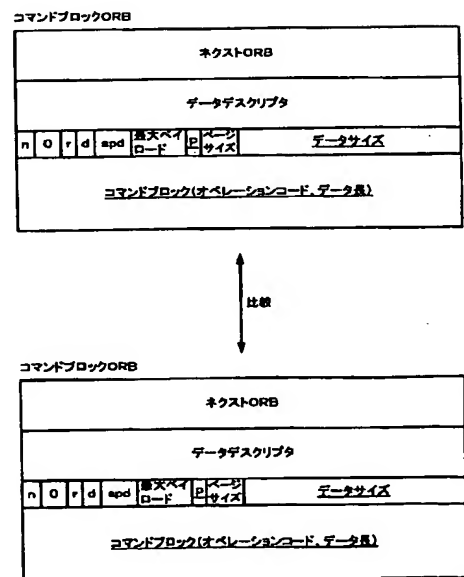
【図 1-1】



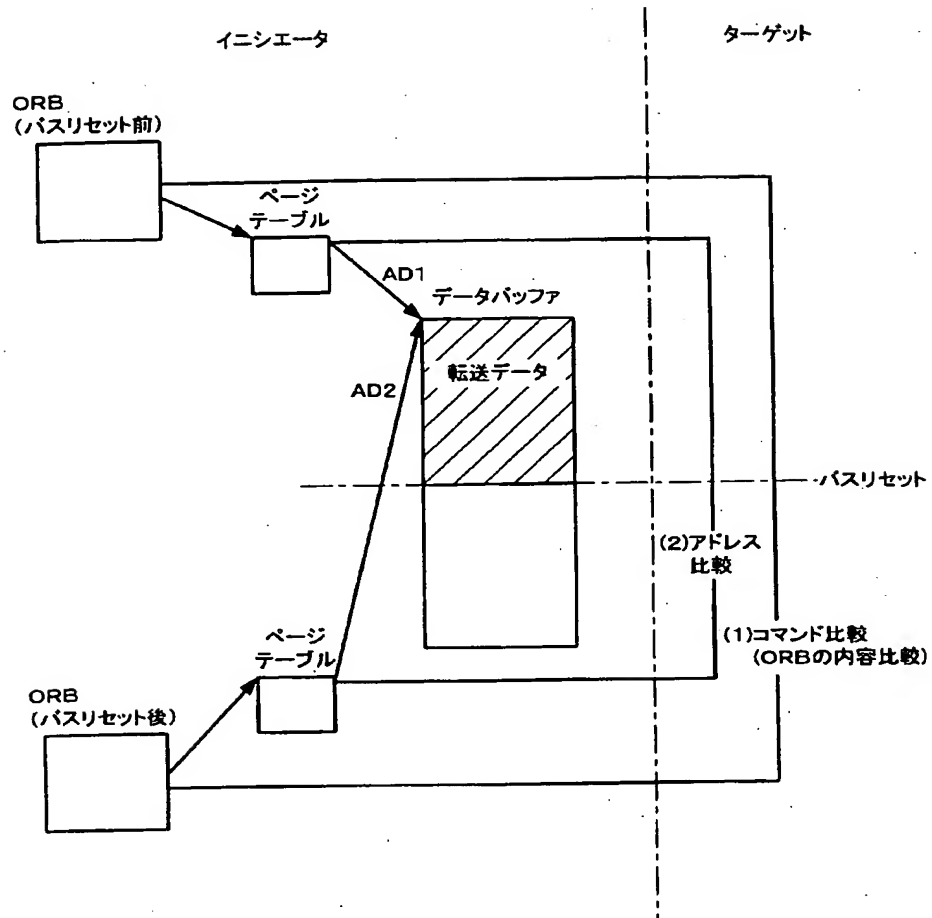
【図 1 2】



【図 1 4】

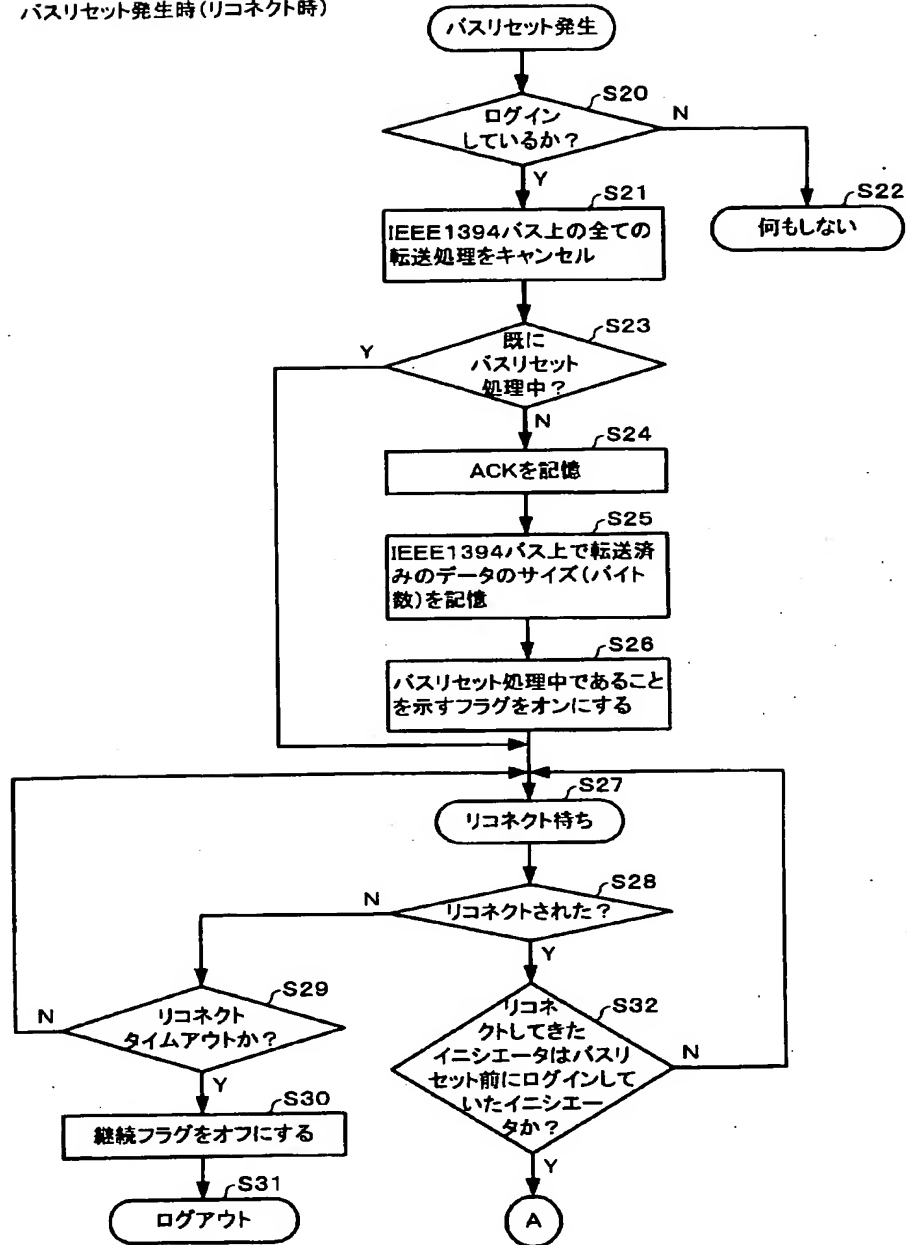


【図13】



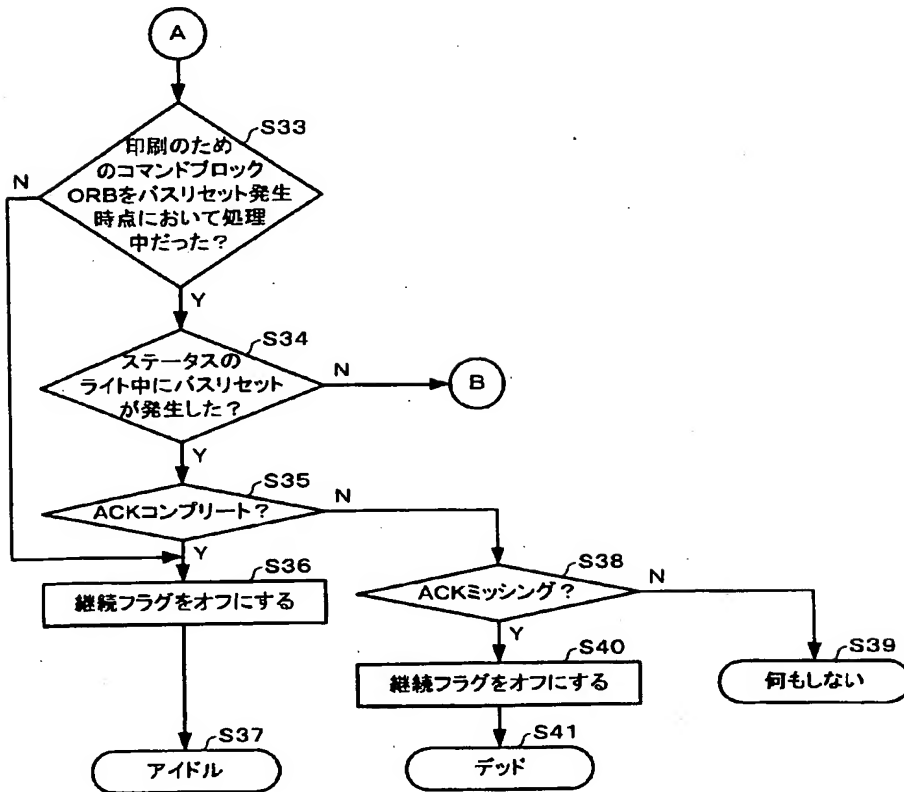
【図18】

バスリセット発生時(リコネクト時)



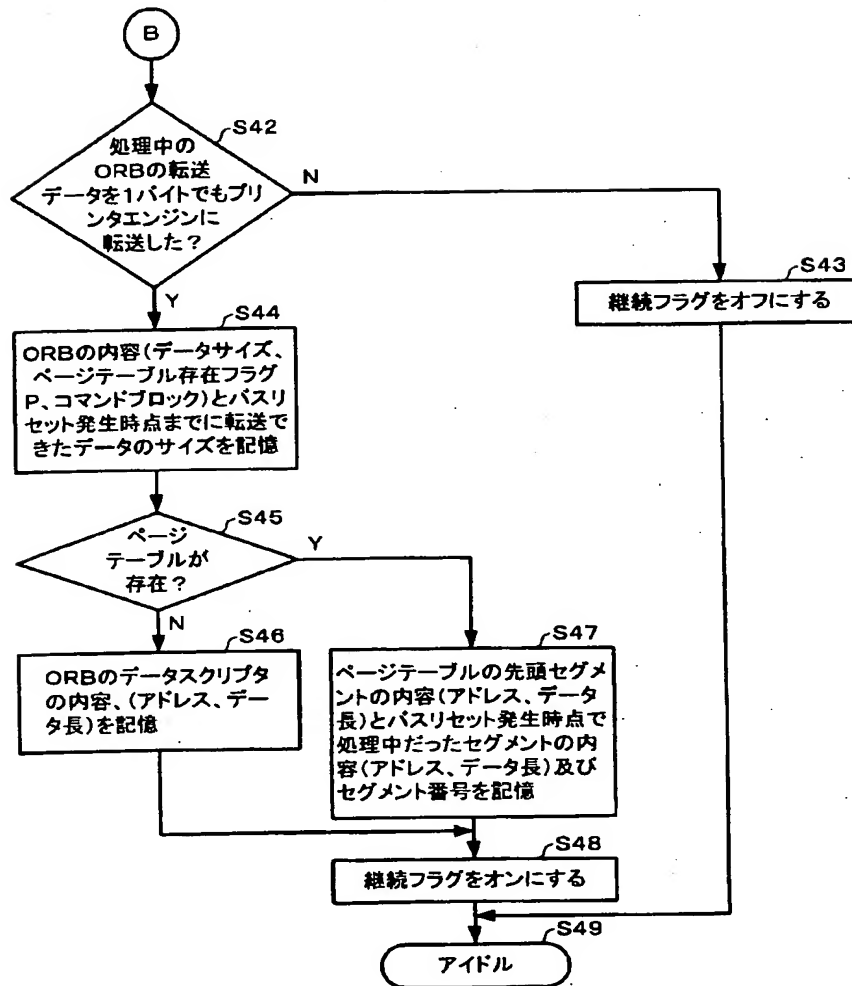
【図19】

バスリセット発生時(リコネクト時)



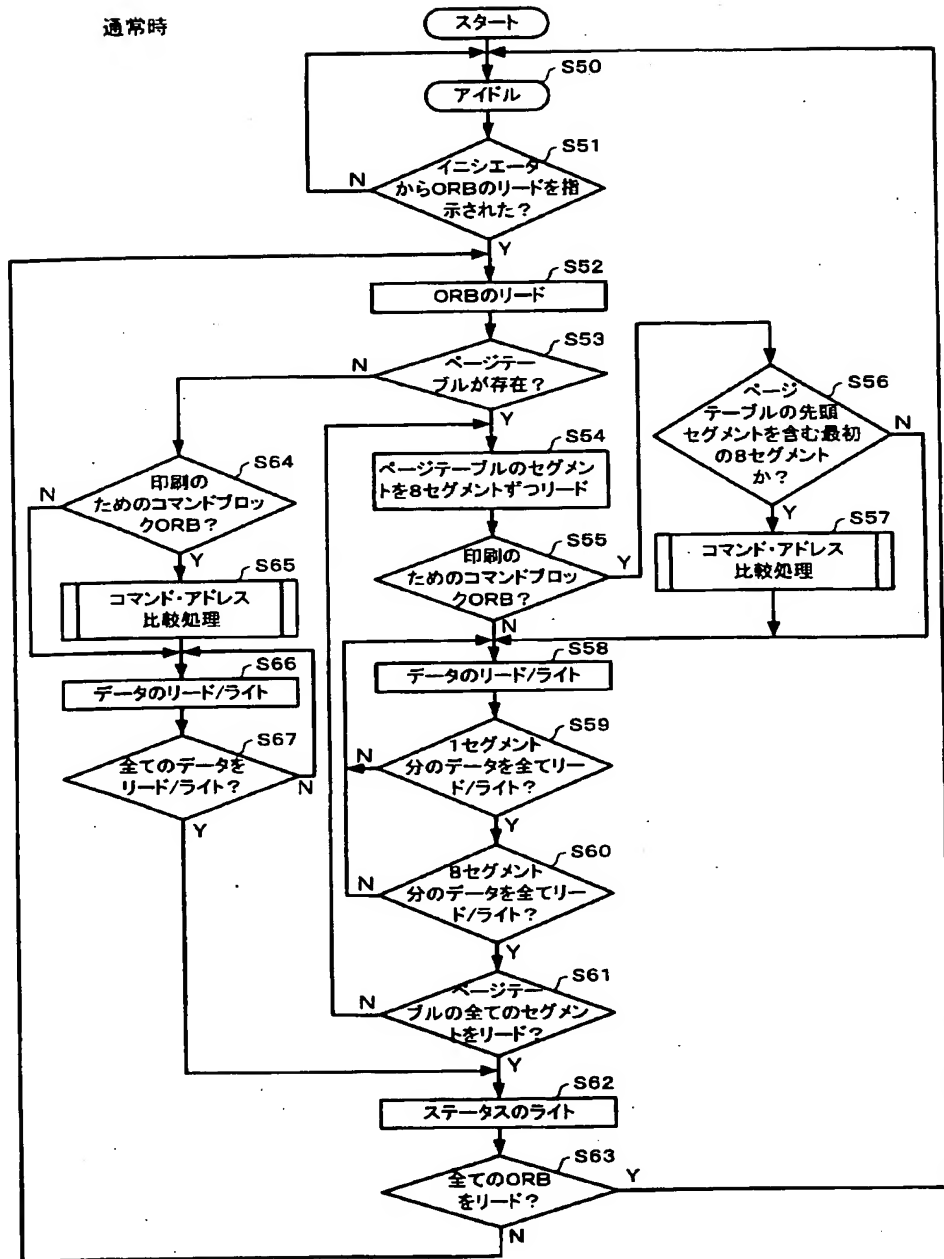
【図20】

バスリセット発生時(リコネクト時)

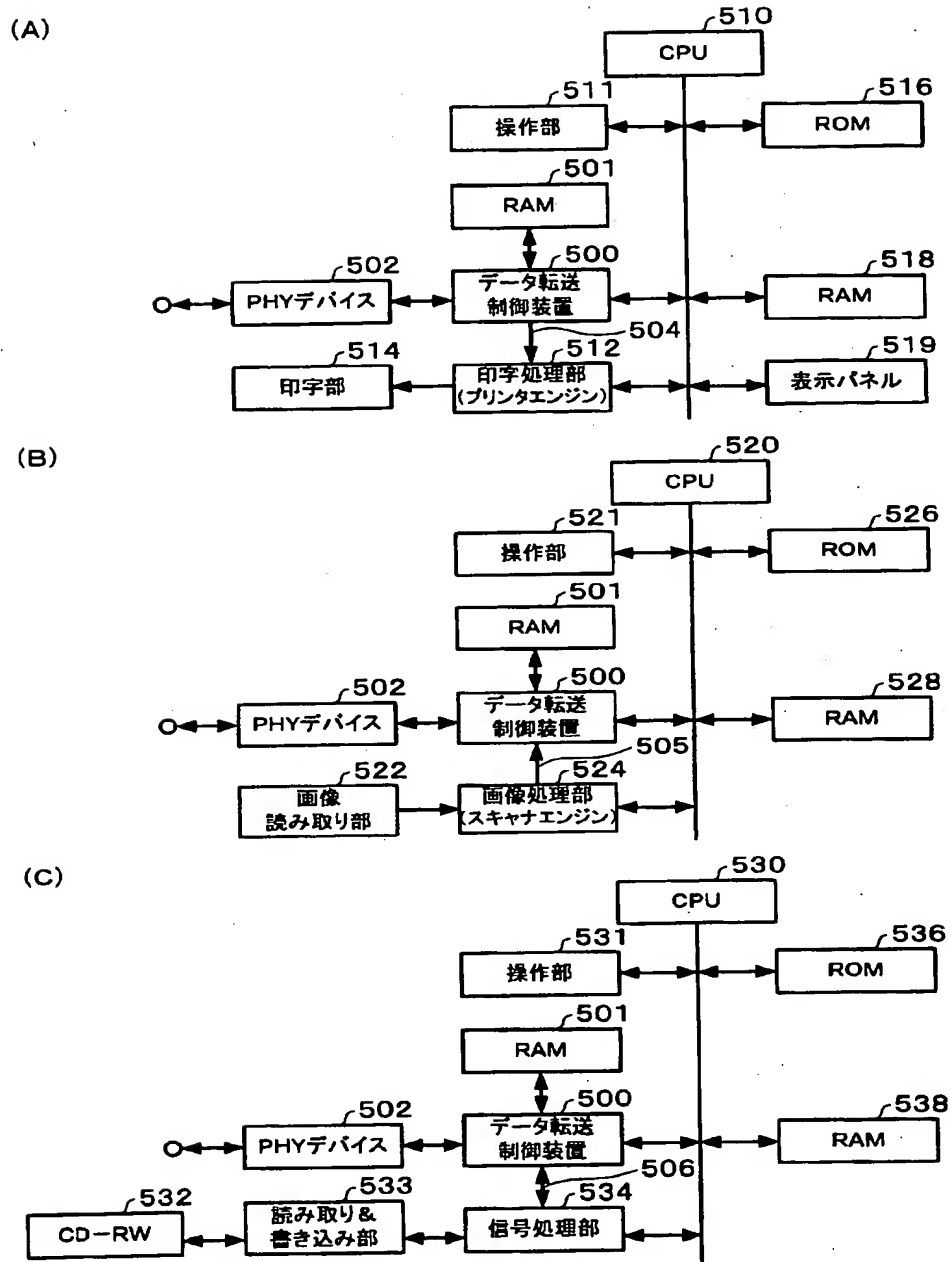


【図21】

通常時



【図 23】



フロントページの続き

(51) Int. Cl.⁷
 G 0 6 F 13/12
 // H 0 4 L 29/08

識別記号
 3 3 0

F I
 H 0 4 L 11/00
 13/00

テーマコード (参考)

3 1 0 D 5 K 0 3 3
 3 0 7 Z 5 K 0 3 4
 9 A 0 0 1

(72)発明者 藤田 信一郎
長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

Fターム(参考) 2C061 HJ08 HP01 HQ20
2C087 AB05 BD41
5B014 GC06 GC07
5B021 AA01 BB01 BB02
5B083 AA08 BB01 CC04 EE07
5K033 CB03 CB06 DA11 DB12 DB14
EC01 EC03
5K034 DD03 EE11 FF01 FF18 GG06
KK21 TT01
9A001 BB04 HH34 LL02

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] An address storage means to memorize the 1st address which is a data transfer control device for the data transfer between two or more nodes connected to a bus, and is a start address of the transfer data transmitted between partner nodes, Said 1st address memorized by said address storage means when the reset which clears the topology information on a node occurred, An address comparison means to compare the 2nd address which is a start address of the transfer data after generating of this reset, and when said 1st and 2nd address is the same The data transfer control unit characterized by including a restart means to resume data transfer from a continuation of the data transfer at the reset generating time.

[Claim 2] The data transfer control unit characterized by memorizing the address with which said address storage means is stored in the head segment in a page table in claim 1 when transfer data are transmitted using a page table to a field other than the storage region of a page table as said 1st address.

[Claim 3] The contents of the 1st command packet for the data transfer operation demand transmitted from the partner node in claim 1 or 2 before generating of the reset which clears the topology information on a node, The data transfer control unit characterized by including a command comparison means to compare the contents of the 2nd command packet for the data transfer operation demand transmitted from the partner node in advance of comparison processing of said 1st and 2nd address after generating of this reset.

[Claim 4] The data transfer control unit with which said command comparison means is characterized by comparing the 1st identification information contained in the 1st command packet with the 2nd identification information contained in the 2nd command packet in advance of comparison processing of said 1st and 2nd address in claim 3 including identification information for the said 1st and 2nd command packet to identify a command packet.

[Claim 5] The data transfer control unit characterized by changing a state transition into a data transfer improper condition when generating of the reset which clears the topology information on a node becomes a factor and acknowledgement does not come on the contrary from a partner node in claim 1 thru/or either of 4, although the status of data transfer completion was transmitted to the partner node.

[Claim 6] The data transfer control unit characterized by said reset being the bus reset defined in the specification of IEEE1394 in claim 1 thru/or either of 5.

[Claim 7] It is a data transfer control unit for the data transfer between two or more nodes connected to a bus. The command packet for the data transfer operation demand transmitted from a partner node The 1st identification information which the 1st command packet transmitted before generating of the reset which clears the topology information on a node when the identification information for identifying a command packet is included contains, A command comparison means to compare the 2nd identification information which the 2nd command packet transmitted after generating of this reset contains, and when said 1st and 2nd identification information is the same The data transfer control unit characterized by including a restart means to resume data transfer from a continuation of the data transfer at the reset generating time.

- [Claim 8] The data transfer control unit characterized by judging whether the partner node received the status of data transfer completion based on the identification information which a command packet contains when generating of the reset which clears the topology information on a node becomes a factor and acknowledgement does not come on the contrary from a partner node in claim 7, although the status of data transfer completion was transmitted to the partner node.
- [Claim 9] The data transfer control unit characterized by said reset being the bus reset defined in the specification of IEEE1394 in claim 7 or 8.
- [Claim 10] It is an information storage medium including the program for controlling the data transfer between claim 1 thru/or one data transfer control device of 6. When the reset which clears the topology information on a node occurs during data transfer The command packet for a data transfer operation demand is created so that the 1st address which is a start address of the transfer data before generating of this reset, and the 2nd address which is a start address of the transfer data after generating of this reset may become the same. The information storage medium characterized by including the program for carrying out a transfer request to a data transfer control unit.
- [Claim 11] The information storage medium characterized by including the program for carrying out the transfer request of the command packet in which it is an information storage medium including the program for controlling the data transfer between claim 7 thru/or one data transfer control device of 9, the identification information for identifying a command packet in the given field of the command packet for a data transfer operation demand was written, and identification information was written to a data transfer control device.
- [Claim 12] Electronic equipment characterized by including the data transfer control device of claim 1 thru/or either of 9, the equipment which performs given processing to the data received from the partner node through said data transfer control device and bus, and the equipment for outputting or memorizing the data with which processing was performed.
- [Claim 13] Electronic equipment characterized by including the data transfer control device of claim 1 thru/or either of 9, the equipment which performs given processing to the data transmitted to a partner node through said data transfer control device and bus, and the equipment for incorporating the data with which processing is performed.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to the data transfer control device, the information storage medium, and electronic equipment for performing data transfer which applied to specification, such as IEEE1394, correspondingly among two or more nodes connected to a bus about a data transfer control device, an information storage medium, and electronic equipment.

[0002]

Background Art and Problem(s) to be Solved by the Invention] In recent years, the interface specification called IEEE1394 is in the limelight. This IEEE1394 standardizes the high-speed serial bus interface which can respond also to next-generation multimedia. According to this IEEE1394, the data with which real time nature, such as a dynamic image, is demanded can also be treated. Moreover, not only the peripheral device of computers, such as a printer, a scanner, a CD-RW drive, and a hard disk drive, but consumer electronics, such as a video camera, and VTR, TV, are connectable with the bus of IEEE1394. For this reason, it is expected as what can promote digitization of electronic equipment by leaps and bounds.

[0003] Now, in this IEEE1394, electronic equipment is newly connected to a bus, or electronic equipment is removed from a bus, and if the node connected to a bus fluctuates, the so-called bus reset will occur. And if bus reset occurs, the topology information on a node will be cleared and it will reset topology information automatically after that. That is, tree discernment (decision of a root node) and self-discernment are performed after BASURI set occurrence, and management nodes, such as an isochronous resource manager, are determined after that. And the usual packet transfer is resumed.

[0004] Thus, in IEEE1394, since it resets topology information automatically after bus reset, extraction and insertion (hot plug) of the so-called cable in a hot condition is attained. For this reason, like the usual consumer electronics, such as VTR, a general user comes to be able to free extraction and insertion of the cable to electronic equipment, and can be useful to the so-called spread of home network systems.

[0005] However, in devices connected to the bus of IEEE1394, such as a printer and a scanner, it became clear that this BASURI set occurrence became a factor and the following problems arose.

[0006] That is, if bus reset occurs during a transfer of print data on the bus of IEEE1394, initiators, such as a personal computer, will redo a transfer of print data again from the beginning. Therefore, to the printer which is a target, some print data will be sent to a duplex and the problem of incorrect printings, such as duplex printing, arises.

[0007] Moreover, with a scanner, once a head begins to move, a head cannot be returned and the same data cannot be acquired again. Therefore, after BASURI set occurrence, even if an initiator tends to redo data transfer again from the beginning, there is a problem that data transfer is uncontinuable.

[0008] In addition, there are some which are indicated by JP,11-194902,A as a conventional technique which solves the fault produced by BASURI set occurrence. With this conventional technique, if bus reset occurs, data processing is held, and after network configuration is reconstructed, data processing

will be resumed.

[0009] However, with this conventional technique, the transfer data which only resend transfer data after bus reset generating, and are resent are not carrying out about decision of being a continuation of the transfer data before bus reset generating. Therefore, the problem of duplex printing is unsolvable with this conventional technique.

[0010] This invention is made in view of the above technical technical problems, and the place made into the purpose is to offer the data transfer control unit, the information storage medium, and electronic equipment which can cancel the fault produced when the reset which clears the topology information on a node occurs.

[0011]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, this invention is a data transfer control unit for the data transfer between two or more nodes connected to a bus. An address storage means to memorize the 1st address which is a start address of the transfer data transmitted between partner nodes, Said 1st address memorized by said address storage means when the reset which clears the topology information on a node occurred, It is characterized by including an address comparison means to compare the 2nd address which is a start address of the transfer data after generating of this reset, and a restart means to resume data transfer from a continuation of the data transfer at the reset generating time when said 1st and 2nd address is the same.

[0012] According to this invention, the 1st address which is a start address of transfer data is memorized. And when the reset which clears the topology information on a node occurs, the 1st memorized address is compared with the 2nd address which is a start address of the transfer data after generating of reset. And when these 1st and 2nd address is the same, data transfer comes to be resumed from the continuation at the reset generating time (from the next data of the data which are, for example at the reset generating time, and completed the transfer).

[0013] On the other hand, when the 1st and 2nd address is not the same, the transfer data for example, after reset generating come to be processed noting that they are new transfer data.

[0014] Therefore, according to this invention, when the partner node has sent the same transfer data as reset generating before after reset generating, data transfer can be resumed from the continuation at the reset generating time. It follows, for example, data will overlap, and will be transmitted to the device of the upper layer of a data transfer control device, and the problem of the upper device malfunctioning can be solved.

[0015] Moreover, this invention is characterized by memorizing the address with which said address storage means is stored in the head segment in a page table when transfer data are transmitted using a page table to a field other than the storage region of a page table as said 1st address. If it does in this way, the fault that the 1st address which is a start address of transfer data will disappear by overwrite of the data to a page table storage region can be prevented.

[0016] Moreover, this invention is characterized by to include a command comparison means compare the contents of the 2nd command packet for the data-transfer operation demand transmitted from the partner node in advance of comparison processing of said 1st and 2nd address after the contents of the 1st command packet for the data transfer operation demand transmitted from the partner node before generating of the reset which clears the topology information on a node, and generating of this reset. If it does in this way, when the contents of the 1st and 2nd command packet are the same, it is necessary to cease to perform comparison processing of the 1st and 2nd address, and mitigation-ization of a processing load can be attained, for example.

[0017]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to the data transfer control device, the information storage medium, and electronic equipment for performing data transfer which applied to specification, such as IEEE1394, correspondingly among two or more nodes connected to a bus about a data transfer control device, an information storage medium, and electronic equipment.

[0002]

[Background Art and Problem(s) to be Solved by the Invention] In recent years, the interface specification called IEEE1394 is in the limelight. This IEEE1394 standardizes the high-speed serial bus interface which can respond also to next-generation multimedia. According to this IEEE1394, the data with which real time nature, such as a dynamic image, is demanded can also be treated. Moreover, not only the peripheral device of computers, such as a printer, a scanner, a CD-RW drive, and a hard disk drive, but consumer electronics, such as a video camera, and VTR, TV, are connectable with the bus of IEEE1394. For this reason, it is expected as what can promote digitization of electronic equipment by leaps and bounds.

[0003] Now, in this IEEE1394, electronic equipment is newly connected to a bus, or electronic equipment is removed from a bus, and if the node connected to a bus fluctuates, the so-called bus reset will occur. And if bus reset occurs, the topology information on a node will be cleared and it will reset topology information automatically after that. That is, tree discernment (decision of a root node) and self-discernment are performed after BASURI set occurrence, and management nodes, such as an isochronous resource manager, are determined after that. And the usual packet transfer is resumed.

[0004] Thus, in IEEE1394, since it resets topology information automatically after bus reset, extraction and insertion (hot plug) of the so-called cable in a hot condition is attained. For this reason, like the usual consumer electronics, such as VTR, a general user comes to be able to free extraction and insertion of the cable to electronic equipment, and can be useful to the so-called spread of home network systems.

[0005] However, in devices connected to the bus of IEEE1394, such as a printer and a scanner, it became clear that this BASURI set occurrence became a factor and the following problems arose.

[0006] That is, if bus reset occurs during a transfer of print data on the bus of IEEE1394, initiators, such as a personal computer, will redo a transfer of print data again from the beginning. Therefore, to the printer which is a target, some print data will be sent to a duplex and the problem of incorrect printings, such as duplex printing, arises.

[0007] Moreover, with a scanner, once a head begins to move, a head cannot be returned and the same data cannot be acquired again. Therefore, after BASURI set occurrence, even if an initiator tends to redo data transfer again from the beginning, there is a problem that data transfer is uncontinuable.

[0008] In addition, there are some which are indicated by JP,11-194902,A as a conventional technique which solves the fault produced by BASURI set occurrence. With this conventional technique, if bus reset occurs, data processing is held, and after network configuration is reconstructed, data processing

will be resumed.

[0009] However, with this conventional technique, the transfer data which only resend transfer data after bus reset generating, and are resent are not carrying out about decision of being a continuation of the transfer data before bus reset generating. Therefore, the problem of duplex printing is unsolvable with this conventional technique.

[0010] This invention is made in view of the above technical technical problems, and the place made into the purpose is to offer the data transfer control unit, the information storage medium, and electronic equipment which can cancel the fault produced when the reset which clears the topology information on a node occurs.

[0011]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, this invention is a data transfer control unit for the data transfer between two or more nodes connected to a bus. An address storage means to memorize the 1st address which is a start address of the transfer data transmitted between partner nodes, Said 1st address memorized by said address storage means when the reset which clears the topology information on a node occurred, It is characterized by including an address comparison means to compare the 2nd address which is a start address of the transfer data after generating of this reset, and a restart means to resume data transfer from a continuation of the data transfer at the reset generating time when said 1st and 2nd address is the same.

[0012] According to this invention, the 1st address which is a start address of transfer data is memorized. And when the reset which clears the topology information on a node occurs, the 1st memorized address is compared with the 2nd address which is a start address of the transfer data after generating of reset. And when these 1st and 2nd address is the same, data transfer comes to be resumed from the continuation at the reset generating time (from the next data of the data which are, for example at the reset generating time, and completed the transfer).

[0013] On the other hand, when the 1st and 2nd address is not the same, the transfer data for example, after reset generating come to be processed noting that they are new transfer data.

[0014] Therefore, according to this invention, when the partner node has sent the same transfer data as reset generating before after reset generating, data transfer can be resumed from the continuation at the reset generating time. It follows, for example, data will overlap, and will be transmitted to the device of the upper layer of a data transfer control device, and the problem of the upper device malfunctioning can be solved.

[0015] Moreover, this invention is characterized by memorizing the address with which said address storage means is stored in the head segment in a page table when transfer data are transmitted using a page table to a field other than the storage region of a page table as said 1st address. If it does in this way, the fault that the 1st address which is a start address of transfer data will disappear by overwrite of the data to a page table storage region can be prevented.

[0016] Moreover, this invention is characterized by to include a command comparison means compare the contents of the 2nd command packet for the data-transfer operation demand transmitted from the partner node in advance of comparison processing of said 1st and 2nd address after the contents of the 1st command packet for the data transfer operation demand transmitted from the partner node before generating of the reset which clears the topology information on a node, and generating of this reset. If it does in this way, when the contents of the 1st and 2nd command packet are the same, it is necessary to cease to perform comparison processing of the 1st and 2nd address, and mitigation-ization of a processing load can be attained, for example.

[0017] Moreover, this invention is characterized by said command comparison means comparing the 1st identification information contained in the 1st command packet with the 2nd identification information contained in the 2nd command packet in advance of comparison processing of said 1st and 2nd address including identification information for the said 1st and 2nd command packet to identify a command packet. If it does in this way, based on the identification information which a command packet contains, it can judge now whether data transfer is resumed from the continuation at the reset generating time, and simplification of processing can be attained.

[0018] Moreover, although this invention transmitted the status of data transfer completion to the partner node, when generating of the reset which clears the topology information on a node becomes a factor and acknowledgement does not come on the contrary from a partner node, it is characterized by changing a state transition into a data transfer improper condition. Thus, when acknowledgement does not come on the contrary from a partner node, it becomes unknown whether the partner node received the status. Therefore, if data transfer is started from the continuation at the reset generating time in such a case, mistaken data transfer may be performed. Since a state transition is changed into a data transfer improper condition when according to this invention the reset which clears the topology information on a node becomes a factor and acknowledgement does not come on the contrary from a partner node, the situation where data transfer which made the mistake in being such is performed can be prevented.

[0019] Moreover, this invention is a data transfer control unit for the data transfer between two or more nodes connected to a bus. The command packet for the data transfer operation demand transmitted from a partner node The 1st identification information which the 1st command packet transmitted before generating of the reset which clears the topology information on a node when the identification information for identifying a command packet is included contains, A command comparison means to compare the 2nd identification information which the 2nd command packet transmitted after generating of this reset contains, and when said 1st and 2nd identification information is the same It is characterized by including a restart means to resume data transfer from a continuation of the data transfer at the reset generating time.

[0020] According to this invention, when the 1st and 2nd identification information is the same, data transfer comes to be resumed from the continuation at the reset generating time. On the other hand, when the 1st and 2nd address is not the same, the transfer data for example, after reset generating come to be processed noting that they are new transfer data. Therefore, data will overlap, and will be transmitted to the device of the upper layer of a data transfer control device, and the problem of the upper device malfunctioning can be solved.

[0021] Moreover, although this invention transmitted the status of data transfer completion to the partner node, when generating of the reset which clears the topology information on a node becomes a factor and acknowledgement does not come on the contrary from a partner node, it is characterized by judging whether the partner node received the status of data transfer completion based on the identification information which a command packet contains. When doing in this way and the acknowledgement of the status does not come on the contrary from a partner node, it can be managed even if it does not change the state transition of the data transfer control device into a data transfer improper condition.

[0022] In addition, it is desirable that it is the bus reset by which said reset is defined in the specification of IEEE1394 by this invention.

[0023] Moreover, this invention is an information storage medium including the program for controlling the data transfer between one of the above-mentioned data transfer control devices. When the reset which clears the topology information on a node occurs during data transfer The command packet for a data transfer operation demand is created so that the 1st address which is a start address of the transfer data before generating of this reset, and the 2nd address which is a start address of the transfer data after generating of this reset may become the same. It is characterized by including the program for carrying out a transfer request to a data transfer control unit. If it does in this way, it can judge that a data transfer control unit is the same transfer data as reset generating before when the 1st and 2nd address is the same, and when the 1st and 2nd address is not the same, it can be judged that a reset generating front is different transfer data. The situation where mistaken data transfer is performed by this can be prevented.

[0024] Moreover, this invention is an information storage medium including the program for controlling the data transfer between one of the above-mentioned data transfer control devices, and is characterized by including the program for carrying out the transfer request of the command packet in which the identification information for identifying a command packet in the given field of the command packet for a data transfer operation demand was written, and identification information was written to a data transfer control device. If it does in this way, it can judge that a data transfer control unit is the same transfer data as reset generating before when the 1st and 2nd identification information is the same, and

when the 1st and 2nd identification information is not the same, it can be judged that a reset generating front is different transfer data. The situation where mistaken data transfer is performed by this can be prevented.

[0025] Moreover, the electronic equipment concerning this invention is characterized by including one of the above-mentioned data transfer control devices, the equipment which performs given processing to the data received from the partner node through said data transfer control device and bus, and the equipment for outputting or memorizing the data with which processing was performed. Moreover, the electronic equipment concerning this invention is characterized by including one of the above-mentioned data transfer control devices, the equipment which performs given processing to the data transmitted to a partner node through said data transfer control device and bus, and the equipment for incorporating the data with which processing is performed.

[0026] According to this invention, the situation which fault produces to a system according to generating of the reset which clears the topology information on a node can be prevented, and it can prevent that electronic equipment malfunctions. Moreover, improvement in the speed of data transfer can be attained, and low-cost-izing of electronic equipment, improvement in the speed of processing of electronic equipment, etc. can be attained.

[0027]

[Embodiment of the Invention] Hereafter, the suitable operation gestalt of this invention is explained to a detail using a drawing.

[0028] 1. IEEE1394 -- explain IEEE1394 briefly first.

[0029] 1.1 In outline IEEE1394 (IEEE1394 -1995, P1394.a), the high-speed data transfer of 100 - 400Mbps is possible (P1394.b 800 - 3200Mbps). Moreover, connecting to a bus the node from which a transfer rate differs is also allowed.

[0030] It connects in the shape of a tree, and connection of 63 nodes of each node is attained by max into one bus. In addition, if a bus bridge is used, it is also possible to connect about 64000 nodes.

[0031] In IEEE1394, asynchronous transmission and an isochronous transfer are prepared as the transmittal mode of a packet. Asynchronous transmission is the suitable transmittal mode for the data transfer as which dependability is required here, and an isochronous transfer is the suitable transmittal mode for data transfers as which real time nature is required, such as a dynamic image and voice.

[0032] 1.2 The layer structure (protocol structure) of layer structure IEEE1394 is shown in drawing 1.

[0033] The protocol of IEEE1394 is constituted by a transaction layer, a link layer, and the physical layer. Moreover, it acts as the monitor of a transaction layer, a link layer, and the physical layer, or serial bus management controls them, and offers control of a node, and the various functions for the resource management of a bus.

[0034] A transaction layer carries out transactions, such as a lead transaction, a light transaction, and a lock transaction, through the interface which provides the upper layer with the interface (service) of a transaction unit, and a lower layer link layer offers.

[0035] Here, in a lead transaction, data are transmitted to a demand node from a response node. On the other hand, in a light transaction, data are transmitted to a response node from a demand node. Moreover, in a lock transaction, data are transmitted to a response node from a demand node, and a response node processes to the data and answers a demand node.

[0036] A link layer offers the cycle control for data framing for addressing, data check, and packet transmission and reception, and an isochronous transfer etc.

[0037] The physical layer offers conversion to the electrical signal of the logical symbol used by the link layer, mediation of a bus, and the physical interface of a bus.

[0038] 1.3 As shown in SBP-2, now drawing 2, the protocol called SBP-2 (Serial Bus Protocol-2) is proposed as a protocol of a high order including the function of a part of transaction layer of IEEE1394.

[0039] SBP-2 are proposed here in order to make a SCSI commands set available on the protocol of IEEE1394. If these SBP-2 are used, the minimum modification is added to the commands set of SCSI currently used by the electronic equipment of the existing SCSI specification, and it can be used for the electronic equipment of IEEE1394 specification. Therefore, -izing of a design and development of

electronic equipment can be carried out [easy]. Moreover, since not only a SCSI command but the command of a device proper can be encapsulated and used, versatility is very high.

[0040] As shown in drawing 3 , in SBP-2, log in processing is first performed using the log in ORB (Operation Request Block) created by the initiator (for example, personal computer) (step T1). Next, a fetch agent's initialization is performed using Dummy ORB (step T2). And command processing is performed using the command block ORB (Normal command ORB) (step T3), finally, log out ORB is used and log out processing is performed (step T four).

[0041] Here, in command processing of step T3, as shown in A1 of drawing 4 , an initiator transmits a light demand packet (publishing a light demand transaction), and carries out the ring of the doorbell register of a target. Then, as shown in A2, a target transmits a lead demand packet and the lead response packet to which an initiator corresponds is returned. Thereby, the fetch of ORB (command block ORB) which the initiator created is carried out to the data buffer of a target. And a target analyzes the command contained in ORB by which the fetch was carried out.

[0042] And when the command contained in ORB is a SCSI light command, as shown in A3, a target transmits a lead demand packet to an initiator, and the lead response packet to which an initiator corresponds is returned. Thereby, the data stored in the data buffer of an initiator are transmitted to a target. And when a target is a printer, for example, the transmitted data are printed with printer engine.

[0043] On the other hand, when the command contained in ORB is a SCSI lead command, as shown in B1 of drawing 5 , as for a target, a series of light demand packets are transmitted to an initiator. By this, when a target is a scanner, the scanning data acquired with the scanner engine will be transmitted to the data buffer of an initiator.

[0044] According to these SBP-2, a target transmits a demand packet, when convenience of self is good (publishing a transaction), and it can transmit and receive data. Therefore, since it becomes unnecessary for an initiator and a target to synchronize and move, data transmission efficiency can be raised.

[0045] In addition, as a higher-level protocol of IEEE1394, the protocol called FCP (Function Control Protocol) besides SBP-2 is proposed.

[0046] Now, when performing data transfer between a target and an initiator, like drawing 6 (A), a page table may exist or may not exist in the data buffer (storage means) of an initiator (partner node).

[0047] And when a page table exists, as shown in drawing 6 (B), in ORB which the initiator created, the address and the number of elements of the page table are contained. And indirect addressing of the address (read-out address, write-in address) of transfer data is carried out using this page table.

[0048] On the other hand, when a page table does not exist, as shown in drawing 6 (C), the address and a data length are contained in ORB and direct addressing of the address of transfer data is carried out.

[0049] 1.4 In bus reset IEEE1394, if a power source is switched on or extraction and insertion of a device occurs on the way, bus reset will occur. That is, each node is supervising electrical-potential-difference change of a port. And if a new node is connected to a bus and change arises on the electrical potential difference of a port, the node which detected this change will tell that bus reset occurred to other nodes on a bus. Moreover, the physical layer of each node tells that bus reset occurred to a link layer.

[0050] And if bus reset occurs in this way, topology information, such as Node ID, will be cleared. And it resets topology information automatically after that. That is, tree discernment and self-discernment are performed after bus reset. Then, management nodes, such as an isochronous resource manager and cycle master and a bus manager, are determined. And the usual packet transfer is resumed.

[0051] Thus, the cable of electronic equipment can be freely taken out and inserted now, and in IEEE1394, since it resets topology information automatically after bus reset, the so-called hot plug can be realized.

[0052] In addition, the transaction is canceled when bus reset occurs in the middle of a transaction. And the demand node which published the canceled transaction transmits a demand packet again, after resetting topology information. Moreover, a response node must not return the response packet of the transaction canceled by bus reset to a demand node.

[0053] 2. Explain a whole configuration, next the whole data transfer control unit example of a

configuration of this operation gestalt using drawing 7 . In addition, although the case where the target which performs data transfer is a printer is taken and explained to an example between initiators below, this invention is not limited to this.

[0054] The data transfer control device 10 of this operation gestalt contains the PHY device 12 (device of the physical layer), the link device 14 (device of a link layer), CPU16 (central-process unit), a data buffer 18 (storage means), and firmware 20 (processor). In addition, the PHY device 12, the link device 14, CPU16, and a data buffer 18 are the components of arbitration, and the data transfer control unit 10 of this operation gestalt does not need to contain all of these components.

[0055] The PHY device 12 is a circuit for hardware to realize the protocol of the physical layer of drawing 1 , and has the function to change into an electrical signal the logical symbol used by the link device 14.

[0056] The link device 14 is a circuit for hardware to realize a part of protocol of the link layer of drawing 1 , and protocol of a transaction layer, and offers the various services for the packet transfer between nodes.

[0057] CPU16 performs control of the whole equipment and control of data transfer.

[0058] A data buffer 18 is a buffer which stores transfer data (packet) temporarily, and is constituted by hardware, such as SRAM, SDRAM, or DRAM. In addition, with this operation gestalt, a data buffer 18 functions as a packet storage means in which random access is possible.

[0059] Firmware 20 is a program containing the various manipulation routines (processing module) which operate on CPU16, and the protocol of a transaction layer is realized by the CPU16 grade which are this firmware 20 and hardware.

[0060] In addition, the device driver 102 which the personal computer 100 which is an initiator contains is a program containing the various manipulation routines for carrying out supervisory control of the peripheral device. This program is installed in a personal computer 100 using the information storage medium 110 (FD, CD-ROM, DVD, ROM).

[0061] The program of a device driver 102 is downloaded through networks, such as the Internet, from the information storage media (a hard disk, magnetic tape, etc.) which a host system has, and you may make it install it in a personal computer 100 here. Use of the information storage medium which such a host system has is also included within the limits of this invention.

[0062] Firmware 20 (F/W) contains the communication section 30 (COM), the management section 40 (MNG), the print task section 50 (PRT), and the fetch section 60 (FCH).

[0063] Here, the communication section 30 is a processing module which functions as an interface between hardware, such as the link device 14.

[0064] The management section 40 (management agent) is a processing module which manages log in, reconnection, log out, reset, etc. For example, when an initiator requires a log in of a target, this management section 40 will receive this log in demand first.

[0065] The print task section 50 is a processing module which performs data transfer processing between the printer engine which is the latter application layer (upper layer).

[0066] The fetch section 60 (a fetch agent, command block agent) is a processing module for executing the command which the command block ORB contains. Unlike the management section 40 which can treat only a single demand, the fetch section 60 can also treat the linked list of ORB which self fetched by the demand from an initiator.

[0067] The fetch section 60 contains the decision section 62, the command storage section 64, the command comparator 66, the address storage section 68, the address comparator 70, and the resumption section 72 of data transfer.

[0068] The decision section 62 performs processing which judges whether bus reset (reset which clears the topology information on a node in a wide sense) occurred during the data transfer period which transmits print data between initiators (partner node) here.

[0069] The command storage section 64 is ORB (command block ORB.) transmitted from the initiator before BASURI set occurrence. Processing for memorizing the contents of the command packet for a data transfer operation demand, when the time of bus reset occurring and reconnection are successful is

performed in a wide sense.

[0070] The command comparator 66 performs processing which compares the contents (contents memorized by the command storage section 64) of ORB (command block ORB) transmitted from the initiator before BASURI set occurrence with the contents of ORB transmitted from the initiator after BASURI set occurrence.

[0071] The address storage section 68 performs processing for memorizing the start address (the 1st address) of the transfer data (print data) transmitted between initiators.

[0072] The address comparator 70 performs processing which compares with the start address (the 2nd address) of the transfer data after bus reset generating the start address (the 1st address) memorized by the address storage section 68, when bus reset occurs.

[0073] The resumption section 72 of data transfer is with bus reset generating before and the generating back, and when the start address of transfer data was in agreement, or when the contents of ORB (command block ORB) are in agreement, it performs processing which resumes data transfer from a continuation (the next data of the data which it is at the bus reset generating time, and were transmitted) of the data transfer at the bus reset generating time.

[0074] 3. Explain the outline of processing, next the outline of processing of this operation gestalt.

[0075] Drawing 8 is a flow chart which shows the outline of processing by the side of a target (firmware).

[0076] If there is a printing demand from an initiator, a target leads ORB from the data buffer of an initiator (step S1). And when a page table exists, based on the page table address (refer to drawing 6 (B)) included in ORB, a page table is led from the data buffer of an initiator (step S2). Next, based on the led page table, print data are led from the data buffer of an initiator (step S3). And if all the print data specified with a page table are led, the light of the status will be carried out and the statuses -- whether data transfer was successful -- will be told to an initiator (step S4). It is repeated until the above processing is transmitted to all print data (step S5).

[0077] And with this operation gestalt, if bus reset occurs during a transfer of print data (data transfer period), the following processings will be performed to the printing demand of the beginning after reconnection.

[0078] That is, it first judges whether the contents of ORB before bus reset, the start address of print data, and the contents of ORB after bus reset and the start address of print data are the same (step S6). And when it is judged that it is the same, data transfer is resumed from the continuation at the bus reset generating time (step S7). On the other hand, when it is judged that it is not the same, it processes from the beginning by setting ORB after bus reset to new ORB (step S8).

[0079] Drawing 9 is a flow chart which shows the outline of processing by the side of an initiator (device driver).

[0080] If the print job from an application program occurs, an initiator will create ORB and the page table for printing, and will write them in a data buffer (step S10). Next, it directs to lead created ORB to a target (step S11). A1 reference of drawing 4.

[0081] Next, it judges whether bus reset occurred (step S12), and when it does not generate, it judges whether the status has been sent from the target (step S13). And when not transmitted, judge whether when sent, all print data were transmitted (step S14), and return is ended to step S10, and a print job is ended when transmitted.

[0082] And with this operation gestalt, if it is judged that bus reset occurred at step S12, an initiator re-creates ORB and a page table (step S15), and directs to lead re-created ORB to a target (step S11). In this case, an initiator (device driver) re-creates ORB so that the contents of ORB before bus reset generating, the start address of print data, and the contents of ORB after bus reset generating and the start address of print data may become the same.

[0083] 4. When bus reset occurred during the description of this operation gestalt, now the transfer of print data, it became clear that the following problems arose.

[0084] For example, as shown in drawing 10 (A), suppose that bus reset occurred in the place to which data were transmitted to the location (address) shown in C1. In this case, all the transactions that it is at

the bus reset generating time, and were under processing are canceled. Therefore, as shown in drawing 10 (B), the initiator which was demanding the transfer of print data before bus reset creates ORB for printing again after bus reset, and directs to redo a transfer of print data from the beginning at a target. For this reason, data transfer will be resumed from the location shown in C2 of drawing 10 (B), and some print data will be sent to a duplex. Consequently, the problem of duplex printing as shown in drawing 10 (C) occurs.

[0085] In order to solve such a problem, technique which is explained below is adopted with this operation gestalt.

[0086] That is, with this operation gestalt, as shown in drawing 11, start-address (bus address) AD1 of the transfer data specified with the page table of ORB before bus reset is memorized.

[0087] And when bus reset occurs, memorized start-address AD1 is compared with start-address AD2 of the transfer data specified with the page table of ORB after bus reset (step S6 reference of drawing 8).

[0088] And when AD1 and AD2 are the same, it judges that the transfer data before bus reset and the transfer data after bus reset are the same, and as shown in D1, data transfer is resumed from a continuation of the data transfer at the bus reset generating time (step S7 reference of drawing 8). That is, data transfer is resumed from the next data of the data which it is at the bus reset generating time, and had already completed the transfer.

[0089] On the other hand, when AD1 and AD2 are not the same, the transfer data after bus reset completely judge that it is new transfer data, and are processed from the beginning (step S8 reference of drawing 8).

[0090] Unlike the case of drawing 10 (B), by doing in this way, the duplex transfer of the transfer data of the part shown in D2 of drawing 11 ceases to be carried out. Incorrect printing as shown in drawing 10 (C) stops therefore, arising. Moreover, since a duplex transfer is avoidable, the transfer time can also be shortened.

[0091] This operation gestalt has the description in having noted the point which is not changed about the start address of the transfer data on the data buffer of an initiator, even if bus reset occurs.

[0092] That is, if bus reset occurs, since an initiator will create ORB and a page table again, it may be changed about the configuration of a page table.

[0093] On the other hand, since the start address (location of transfer data) of transfer data is what an application program etc. determines, even if bus reset occurs, it does not change a start address.

[0094] This operation gestalt has judged that the same transfer data will have been sent paying attention to this point if the start addresses of transfer data are a bus reset front and after bus reset and are the same.

[0095] For example, the technique of resuming data transfer from the continuation at the bus reset generating time is also always considered as different technique from this operation gestalt, without performing comparison processing of a start address.

[0096] However, according to this technique, an initiator cancels transfer processing of print data after bus reset, and also when ORB which is completely different bus reset before is created, the fault that data transfer will be resumed from D1 of drawing 11 arises, for example.

[0097] On the other hand, with this operation gestalt, before and after the start address of transfer data resets [bus], in being the same, data transfer resumes from D1 of drawing 11, but since it is completely processed as new ORB when not the same, the above faults do not arise.

[0098] Now, with this operation gestalt, when transfer data are transmitted using a page table, comparison processing of the start address of transfer data is specifically performed as follows.

[0099] That is, as shown in drawing 12, start-address AD1 stored in the head segment SEG1 in the page table of ORB before bus reset is first memorized to the field other than a page table storage region (field on the data buffer of a target). And this memorized AD1 is compared with start-address AD2 stored in the head segment SEG1 in the page table of ORB after bus reset.

[0100] The case where a page table has 128 segments is considered. In this case, if all 128 segments are led at once from an initiator and it memorizes to the page table storage region on the data buffer of a target, storage capacity required for storage of a page table will increase unnecessarily.

[0101] So, with this operation gestalt, it leads eight segments of a page table at a time, for example, and these eight segments are written in the page table storage region on the data buffer of a target. By doing in this way, the use storage region of a page table storage region can be saved.

[0102] However, if the following eight segments are led and a page table storage region is overwritten after leading the first eight segments, for example and writing in a page table storage region, if it does in this way, the fault that the information on the first eight segments will disappear and start-address AD1 stored in the head segment SEG1 of a page table will also disappear will arise.

[0103] According to this operation gestalt, start-address AD1 stored in the head segment SEG1 of a page table is memorized to a field other than a page table storage region. Therefore, while being able to prevent that the above faults occur, the operating storage capacity of a page table storage region can also be saved.

[0104] Moreover, he is trying for this operation gestalt to compare the contents of ORB before bus reset (command block ORB), and the contents of ORB after bus reset in advance of comparison processing of start addresses AD1 and AD2.
 [0105] That is, as shown in drawing 13 , after BASURI set

occurrence, an initiator succeeds in reconnection, and when the transfer request of new ORB has been created and carried out, the contents of ORB before bus reset are first compared with the contents of ORB after bus reset. And when the contents of ORB are the same, it compares whether start-address AD1 specified by ORB before bus reset and start-address AD2 specified by ORB after bus reset are the same for the first time.

[0106] For example, when OS (OperatingSystem) which operates with the personal computer of an initiator is the 1st OS, ORB may contain identification information, such as the sequence number, so that it may mention later. Therefore, if the contents of ORB are compared, the transfer data based on ORB after bus reset can judge easily whether it is a continuation of the transfer data based on ORB before bus reset. And since comparison processing of a start address can be omitted when the contents of ORB are compared previously and judged that the contents of ORB are not the same, a processing load can be made light.

[0107] On the other hand, when OS of an initiator is the 2nd OS, ORB does not contain identification information, such as the sequence number. Therefore, the transfer data after bus reset can judge now certainly whether it is the continuation before bus reset by comparing start addresses AD1 and AD2 in this case.

[0108] Moreover, the need of firmware that OS of an initiator is conscious of the 1st OS or 2nd OS is lost by performing both the contents comparison of ORB, and the comparison of a start address like this operation gestalt. That is, even if OS of an initiator is the 1st OS and it is the 2nd OS, it can process now with the firmware of the same configuration, and shortening of the development cycle of firmware and easy-ization of a debugging activity can be attained.

[0109] In addition, this operation gestalt is comparing various information besides identification information in the case of the contents comparison of ORB. For example, as shown in drawing 14 , this operation gestalt is comparing the page table existence flag P and data size which the command block ORB contains, the operation code (code which distinguishes a printing command, a lead command, etc.) in the command block (commands set) field, and the data length. By comparing such information, it can judge now certainly whether ORB before and behind bus reset is the same by simple processing.

[0110] Now, when OS which operates with the personal computer of an initiator is the 1st OS, ORB contains identification information, such as the sequence number for identifying ORB, (or when it is the latest version of the 2nd OS). That is, the device driver of an initiator writes the identification information of ORB in the given field of ORB.

[0111] In such a case, as shown in drawing 15 , the identification information which ORB before bus reset contains is compared with the identification information which ORB after bus reset contains. And when such identification information is the same, it is made to resume data transfer from the continuation at the reset generating time, as shown in E1 of drawing 15 . On the other hand, in not being the same, ORB after bus reset processes noting that it is new ORB.

[0112] By doing in this way, the transfer data after bus reset (reconnection) can judge now by processing

simple whether it is the continuation before bus reset. And since it is avoidable that the duplex transfer of the print data is carried out, the transfer time can also be shortened while being able to prevent that incorrect printing of duplex printing etc. arises.

[0113] In addition, as identification information for identifying ORB, various information can be considered besides the sequence number of ORB. For example, the data address of the data which ORB is going to transmit etc. may be used as identification information. That is, when a target is a hard disk drive, the sector address of data etc. can be used as identification information of ORB.

[0114] Now, a BASURI set occurrence stage is entire arbitration. therefore -- for example, although a target transmits the status of data transfer completion to an initiator as shown in drawing 16, BASURI set occurrence becomes a factor, and ACK (ACK -- complete) may not come on the contrary from an initiator, but it may become ACK missing

[0115] In such a case, the 1st case where BASURI set occurrence became a factor, and an initiator could not receive the status but became ACK missing, and an initiator can consider the 2nd case where BASURI set occurrence became a factor and it became ACK missing about the status although reception and ACK were returned.

[0116] And in the 1st case of the above, it thinks that data transfer of the initiator was unsuccessful, and 1st processing in which the same ORB is again created after bus reset is performed. On the other hand, in the 2nd case of the above, an initiator thinks that data transfer was successful and performs 2nd processing in which following ORB is created after bus reset.

[0117] However, since only the information that it was ACK missing gets across to a target, a target cannot know any the initiator should perform between the above 1st and the 2nd processing. Therefore, if data transfer is started from the continuation at the bus reset generating time in such a case, mistaken data transfer may be performed.

[0118] Then, as shown in drawing 16, when BASURI set occurrence becomes a factor and acknowledgement does not come by this operation gestalt on the contrary from an initiator, with it, it changes in the dead condition (data transfer improper condition). The situation where mistaken data transfer is performed can be prevented by doing in this way.

[0119] In addition, if it is made to always include the identification information explained by drawing 15 in ORB, it can judge by comparing the identification information in which ORB includes any the initiator should perform between the above 1st and the 2nd processing as shown in drawing 17 (***** [that the initiator received the status of data transfer completion]).

[0120] That is, when the identification information of ORB before bus reset and the identification information of ORB after bus reset are the same, it can judge that the initiator performed the 1st above-mentioned processing, and when not the same, it can be judged that the 2nd above-mentioned processing was performed. Therefore, a target can resume data transfer from the continuation at the bus reset generating time, without changing in the dead condition.

[0121] 5. Explain the detailed example of processing, next the detailed example of processing of this operation gestalt using the flow chart of drawing 18 - drawing 22.

[0122] Drawing 18 - drawing 20 are flow charts which show the example of a detail of the processing at the time of bus reset generating (at the time of reconnection).

[0123] If bus reset occurs, a target judges first whether the initiator logs in (step S20), and when logged in, it will cancel all transfer processings on the bus of IEEE1394 (transaction) (step S21). On the other hand, when not logged in, even if bus reset occurs, since it is unnecessary, no special processings are carried out (step S22).

[0124] Next, it judges whether bus reset processing is already started (step S23). Thereby, when bus reset carries out multiple-times generating, the situation where the bus reset processing corresponding to it is repeated two or more times unnecessarily can be prevented.

[0125] Next, the condition of ACK at the bus reset generating time (acknowledgement) is memorized (step S24). Thereby, the situation where the contents of ACK immediately after bus reset will be erased can be prevented by the transaction (for example, transaction of reconnection) generated after that.

[0126] Next, the size (byte count) of data [finishing / a transfer] is memorized on the bus of IEEE1394

(step S25). That is, the size of data [finishing / a transfer in the segment which was under processing at the bus reset generating time] is memorized. And the flag which shows that it is [bus reset] under processing because of decision of step S23 is set (step S26). That is, after that, if this flag is turned on, even if bus reset occurs, processing of steps S24-S26 will not be performed.

[0127] Next, it becomes the reconnection waiting from an initiator (step S27), and judges whether it was reconnected by the initiator (step S28). And when not reconnected, it judges whether the reconnection time-out time amount specified in the reconnection field of log in ORB passed (step S29). And when it passes, a continuation flag (flag which shows that data transfer continues and may be resumed) is cleared (step S30), and a state transition is changed into a log out condition (step S31).

[0128] The initiator reconnected on the other hand when reconnected in reconnection time-out time amount judges whether it is the initiator which logged in before bus reset (step S32), and when it is an initiator different bus reset before, reconnection of the initiator is refused and it returns to the waiting for reconnection.

[0129] When the same initiator as bus reset before has logged in, it judges whether the command block ORB for printing (ORB containing a printing command) was [be / it] under processing at the bus reset generating time (step S33 of drawing 19). And when it is not [be / it] under processing, a continuation flag is cleared (step S36) and a state transition is carried out to an idle state (step S37).

[0130] On the other hand, when the command block ORB for printing is under processing, it judges whether bus reset occurred in the light of the status (period after carrying out the light of the status until ACK comes on the contrary) (step S34). and the information on ACK memorized at step S24 of drawing 18 when bus reset occurred in the light of the status -- being based -- ACK -- it judges whether it is complete (step S35).

[0131] and ACK -- in being complete, a continuation flag is cleared (step S36) and it carries out a state transition to an idle state (step S37). on the other hand -- ACK -- in not being complete, it judges whether it is ACK missing (step S38). And if it is not ACK missing, nothing will be done (step S39), but in the case of ACK missing, a continuation flag is cleared (step S40), and as drawing 16 explained, a state transition is changed into a dead condition (data transfer improper condition) (step S41).

[0132] When BASURI set occurrence is judged not to be among the light of the status at step S34, it judges whether at least 1 byte of transfer (printing) data of ORB under processing were transmitted to latter printer engine (step S42). And when 1 byte is not transmitted, a continuation flag is cleared (step S43), and a state transition is carried out to an idle state (step S49).

[0133] On the other hand, when at least 1 byte is transmitted to printer engine, the contents (data size, the page table existence flag P, command block) of ORB and the size of the data transmitted by the bus reset generating point in time are memorized (step S44). It is at the byte count of the data which it is the size of this data at the bus reset generating time, and were already transmitted to latter printer engine, and the bus reset generating time, and the data transfer on the bus of IEEE1394 is already completed, and it is equivalent to the sum total of the byte count of the data which are due to be transmitted to latter printer engine under a transfer or after this. That is, for example, it is equivalent to the sum total of the byte count of the data of a printing schedule by the byte count of the data already printed by the printer, and the printer under current printing or after this.

[0134] Next, it judges whether a page table exists (step S45), and in not existing, it memorizes the contents of the data scripter of ORB (step S46). That is, when a page table does not exist, the address and the data length of transfer data of direct addressing are memorized (refer to drawing 6 (C)). [of a case]

[0135] On the other hand, when a page table exists, the contents (the address, data length) of the head segment of a page table, the contents (the address, data length) of the segment which it is at the bus reset generating time, and was under processing and which it was, and a segment number are memorized (step S47). And a continuation flag is set (step S48) and a state transition is carried out to an idle state (step S49).

[0136] Drawing 21 and drawing 22 are flow charts which usually show the example of a detail of processing at the time.

[0137] First, it judges whether the lead of ORB was directed from the initiator (step S51), and (was the ring of the doorbell register carried out or not?) when not directed, it remains in an idle state (step S50). On the other hand, when directed, ORB which the initiator created is led from an initiator (step S52). And based on the page table existence flag P which ORB contains, it judges whether a page table exists (step S53). And when a page table exists, it leads eight segments of segments of a page table at a time, for example (step S54).

[0138] Next, based on the operation code in the command block of ORB, it judges whether it is the command block ORB for printing of led ORB (step S55). And it judges whether they are the first eight segments (eight segments containing a head segment) of a page table (step S56), and when eight segments led at step S54 when it was the command block ORB for printing are the first eight segments, they shift to the command address comparison processing shown in drawing 22 (step S57).

[0139] Read/write of data is performed, when it is judged that they are not the first eight segments at step S56 when it is judged at step S55 that it is not the command block ORB for printing, and when command address comparison processing of step S57 is completed (step S58). And it repeats until it carries out read/write of the data for one segment, and the data for eight segments (steps S59 and S60).

[0140] Next, when it judges whether read/write of all the segments of a page table was carried out (step S61) and read/write of all the segments has not been carried out, the eight next segments of a page table are led (step S54). On the other hand, when all the segments of a page table are led, the light of the status is carried out to an initiator (step S62). And it judges whether all ORB for printing of printed matter was led (step S63), and when there is following ORB and there are not return and following ORB in step S52, a state transition is carried out to an idle state (step S50).

[0141] When it is judged that a page table does not exist at step S53, it judges whether it is the command block ORB for printing of led ORB (step S64). And when it is the command block ORB for printing, it shifts to the command address comparison processing shown in drawing 22 (step S65).

[0142] When it is judged on the other hand that it is not the command block ORB for printing, and when command address comparison processing is completed, it repeats until it carries out read/write of the data (step S66) and carries out read/write of all the data (step S67). And when read/write of all the data is carried out, it shifts to step S62 and the light of the status is carried out to an initiator.

[0143] In command address comparison processing of drawing 22, a continuation flag judges first whether it is ON (step S70). This continuation flag is a flag set in step S48 of drawing 20. And when a continuation flag is OFF, it shifts to step S76, and the start address (address of the head segment of a page table) of transfer data is remembered that drawing 12 explained, and command address comparison processing is ended.

[0144] When a continuation flag is ON, as drawing 13 and drawing 14 explained, it judges whether the contents of led ORB are the same as the contents of ORB before bus reset (step S71). In this case, the contents of ORB before the bus reset used as the candidate for a comparison are memorized in step S44 of drawing 20. Moreover, as drawing 13 explained, with this operation gestalt, the contents comparison (step S71) of ORB is performed in advance of the address comparison (step S72).

[0145] When the contents of ORB are the same as that of bus reset before, as drawing 11 explained, it judges whether the start address of transfer data is the same as that of bus reset before (step S72). And in being the same, it returns a setup of data transfer to the condition before bus reset generating (step S73). That is, a setup of data transfer is returned to the condition before bus reset so that data transfer can be resumed based on the contents, a segment number, etc. of the transmitted data size of the bus reset generating time memorized at step S44 of drawing 20, and the segment memorized at step S47 from the location (continuation at the bus reset generating time) shown in D1 of drawing 11. And a continuation flag is returned off (step S74). In this case, it is made not to clear the data on the data buffer of a target so that the data which had already completed the transfer before bus reset may not disappear.

[0146] In addition, the start address of transfer data is not memorized like step S76 after step S74 because the start address memorized before bus reset generating can be used as it is when resuming data transfer from the continuation at the bus reset generating time.

[0147] When it is judged at step S71 that the contents of ORB are not the same as that of bus reset

before, or when it is judged at step S72 that a start address is not the same as that of bus reset before, the re-start process of data transfer is not performed, but while returning a continuation flag off, ORB which memorized namely, (steps S75 and S76) led the start address of transfer data in this case will be processed as entire new ORB.

[0148] In addition, in the case of step S75, since led ORB will be processed from the beginning, unlike step S74, the data of the data buffer of a target are cleared.

[0149] 6. Explain the example of electronic equipment, next the electronic equipment containing the data transfer control unit of this operation gestalt.

[0150] For example, the internal-block Fig. of the printer which is one of the electronic equipment is shown in drawing 23 (A), and the external view is shown in drawing 24 (A). CPU (microcomputer)510 performs system-wide control etc. A control unit 511 is for a user to operate a printer. A control program, a font, etc. are stored in ROM516, and RAM518 functions on it as a work-piece field of CPU510. A display panel 519 is for telling a user about the operating state of a printer.

[0151] The printing data sent from partner nodes, such as a personal computer, are directly sent to the printing processing section (printer engine) 512 through a bus 504 through the PHY device 502 and the data transfer control unit 500. And given processing is performed in the printing processing section 512, and printing data are printed by paper by the printing section (equipment for outputting data) 514 which consists of a print header etc., and are outputted.

[0152] The internal-block Fig. of the scanner which is one of the electronic equipment is shown in drawing 23 (B), and the external view is shown in drawing 24 (B). CPU520 performs system-wide control etc. A control unit 521 is for a user to operate a scanner. A control program etc. is stored in ROM526 and RAM528 functions as a work-piece field of CPU520.

[0153] The image of a manuscript is read by the image reading section (equipment for incorporating data) 522 which consists of the light source, an optical/electrical converter, etc., and the data of the read image are processed by the image-processing section (scanner engine) 524. And the image data after processing is directly sent to the data transfer control unit 500 through a bus 505. The data transfer control device 500 generates a packet by adding a header etc. to this image data, and transmits it to partner nodes, such as a personal computer, through the PHY device 502.

[0154] The internal-block Fig. of the CD-RW drive which is one of the electronic equipment is shown in drawing 23 (C), and the external view is shown in drawing 24 (C). CPU530 performs system-wide control etc. A control unit 531 is for a user to operate CD-RW. A control program etc. is stored in ROM536 and RAM538 functions as a work-piece field of CPU530.

[0155] The data which consist of laser, a motor, optical system, etc. and which read and were read in CD-RW532 by the & write-in section (equipment for memorizing the equipment or data for incorporating data) 533 are inputted into the signal-processing section 534, and given signal processing, such as error correction processing, is performed. And the data with which signal processing was performed are directly sent to the data transfer control unit 500 through a bus 506. The data transfer control device 500 generates a packet by adding a header etc. to this data, and transmits it to partner nodes, such as a personal computer, through the PHY device 502.

[0156] On the other hand, the data sent from the partner node are directly sent to the signal-processing section 534 through a bus 506 through the PHY device 502 and the data transfer control device 500. And given signal processing is performed to this data by the signal-processing section 534, it reads, and CD-RW532 memorizes by the & write-in section 533.

[0157] In addition, you may make it prepare independently CPU for the data transfer control with the data transfer control device 500 other than CPUs 510, 520, and 530 in drawing 23 (A), (B), and (C).

[0158] Moreover, although RAM501 (equivalent to a data buffer) is formed in the exterior of the data transfer control device 500 in drawing 23 (A), (B), and (C), RAM501 may be made to build in the data transfer control device 500.

[0159] Also when using the data transfer control device of this operation gestalt for electronic equipment, and new electronic equipment is connected to a bus and bus reset occurs, generating of the fault which considers bus reset as a cause is prevented. Thereby, malfunction of electronic equipment

can be prevented.

[0160] Moreover, if the data transfer control device of this operation gestalt is used for electronic equipment, high-speed data transfer will become possible. Therefore, when a user directs print-out with a personal computer etc., printing comes to be completed in little time lag. Moreover, it can read in little time lag after directions of the image incorporation by the scanner, and a user can see an image now. Moreover, reading of the data from CD-RW and the data to CD-RW can be written now in a high speed.

[0161] Moreover, it becomes possible to mitigate the processing burden of the firmware which operates on CPU, and to use the bus of cheap CPU or a low speed by using the data transfer control unit of this operation gestalt for electronic equipment. Furthermore, since low-cost-izing of a data transfer control unit and small-scale-ization can be attained, low-cost-izing of electronic equipment and small-scale-ization can also be attained.

[0162] In addition, as electronic equipment which can apply the data transfer control device of this operation gestalt, various things, such as various optical disk drives (CD-ROM, DVD), a Magnetic-Optical disk drive (MO), a hard disk drive, TV and VTR, a video camera, audio equipment, telephone, a projector, a personal computer, an electronic notebook, and a word processor, can be considered besides the above.

[0163] In addition, this invention is not limited to this operation gestalt, but deformation implementation various by within the limits of the summary of this invention is possible for it.

[0164] For example, although the configuration of the data transfer control unit of this invention has especially the desirable configuration shown in drawing 7, it is not limited to this.

[0165] Moreover, although the comparison technique of a start address, the comparison technique of a command, and the technique of a restart of data transfer also have especially the desirable technique explained with this operation gestalt, it is not limited to this.

[0166] Moreover, although this invention is useful to especially the bus reset in IEEE1394, it is applicable if it is the reset which clears the topology information on a node at least besides this.

[0167] Moreover, although especially the thing of this invention applied to the data transfer in IEEE1394 specification is desirable, it is not limited to this. For example, this invention is applicable also to the data transfer in the specification based on the same thought as IEEE1394, or the specification into which IEEE1394 was developed.

[Translation done.]

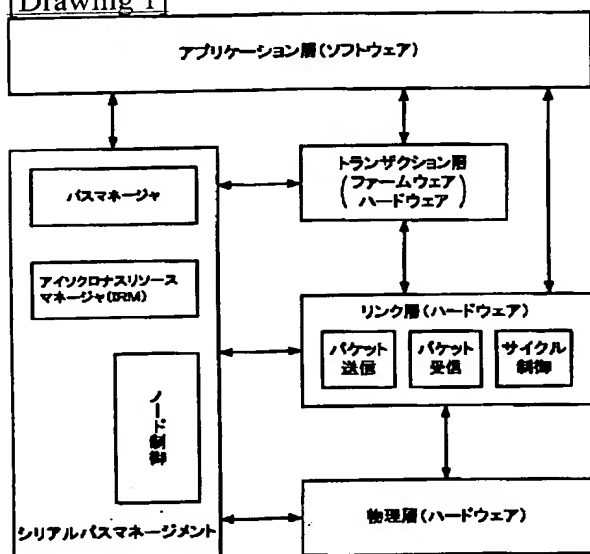
* * NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

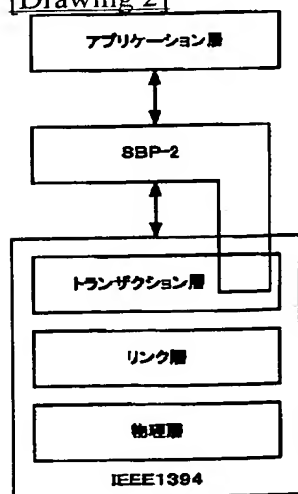
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

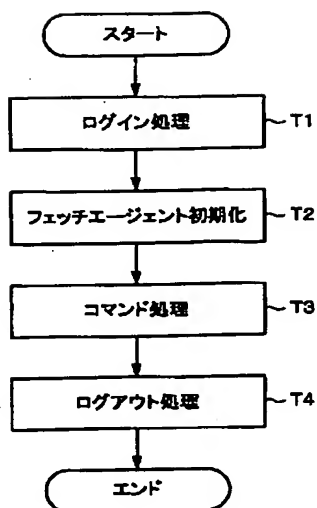
[Drawing 1]



[Drawing 2]



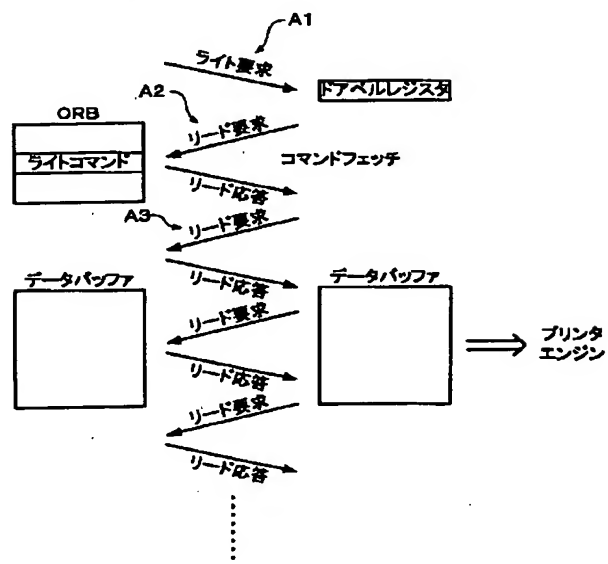
[Drawing 3]



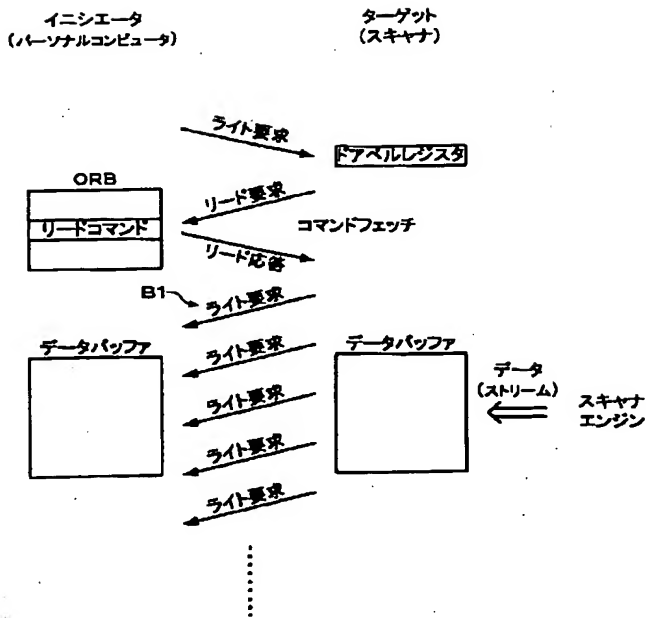
[Drawing 4]

イニシエータ
(パーソナルコンピュータ)

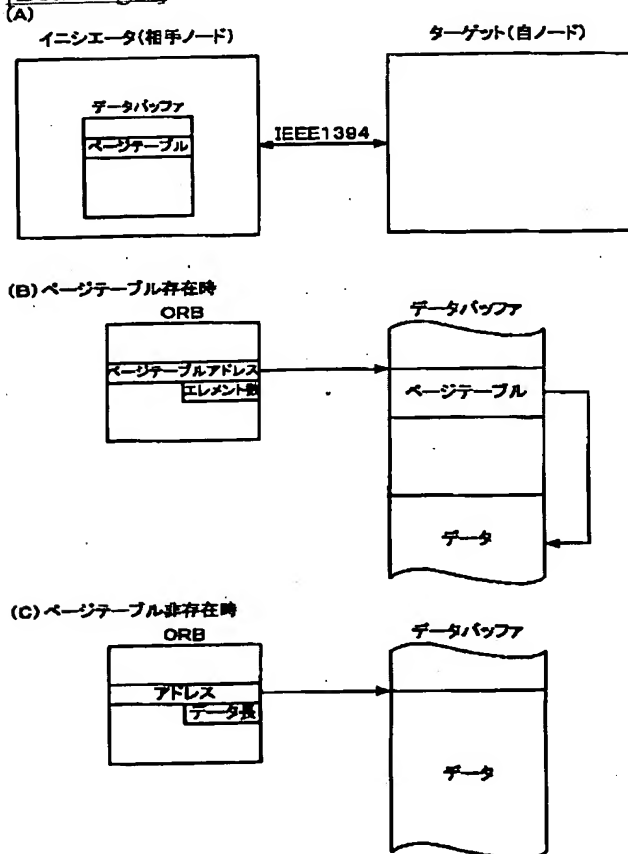
ターゲット
(プリンタ)



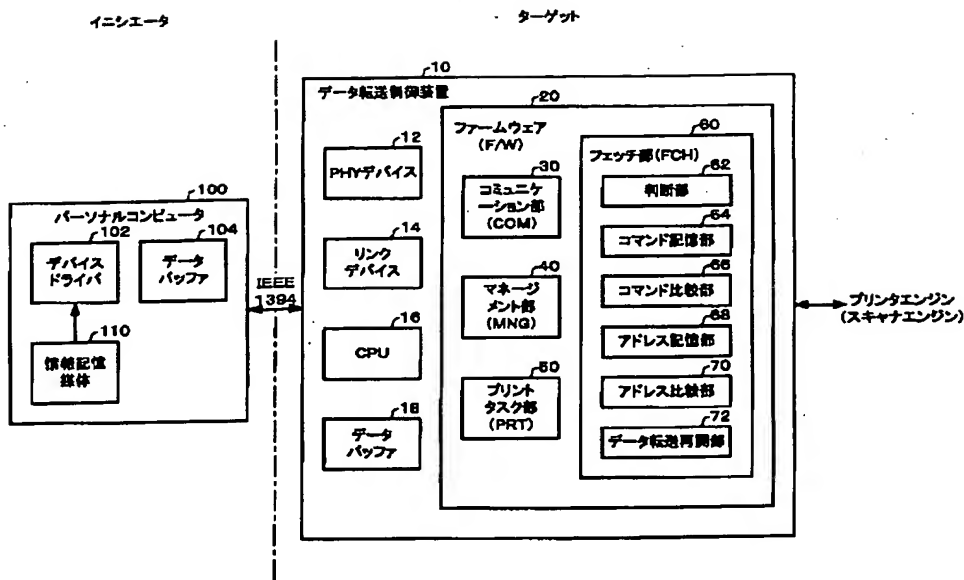
[Drawing 5]



[Drawing 6]

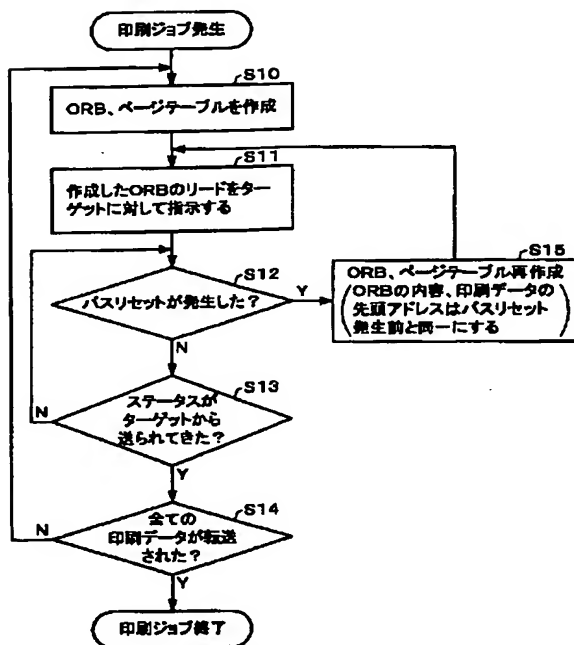


[Drawing 7]



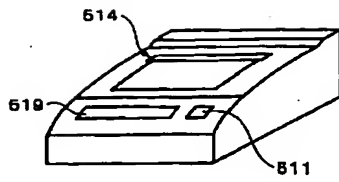
[Drawing 9]

イニシエータ側

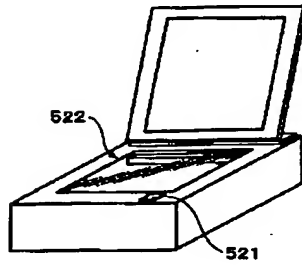


[Drawing 24]

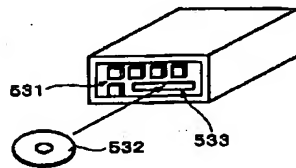
(A)



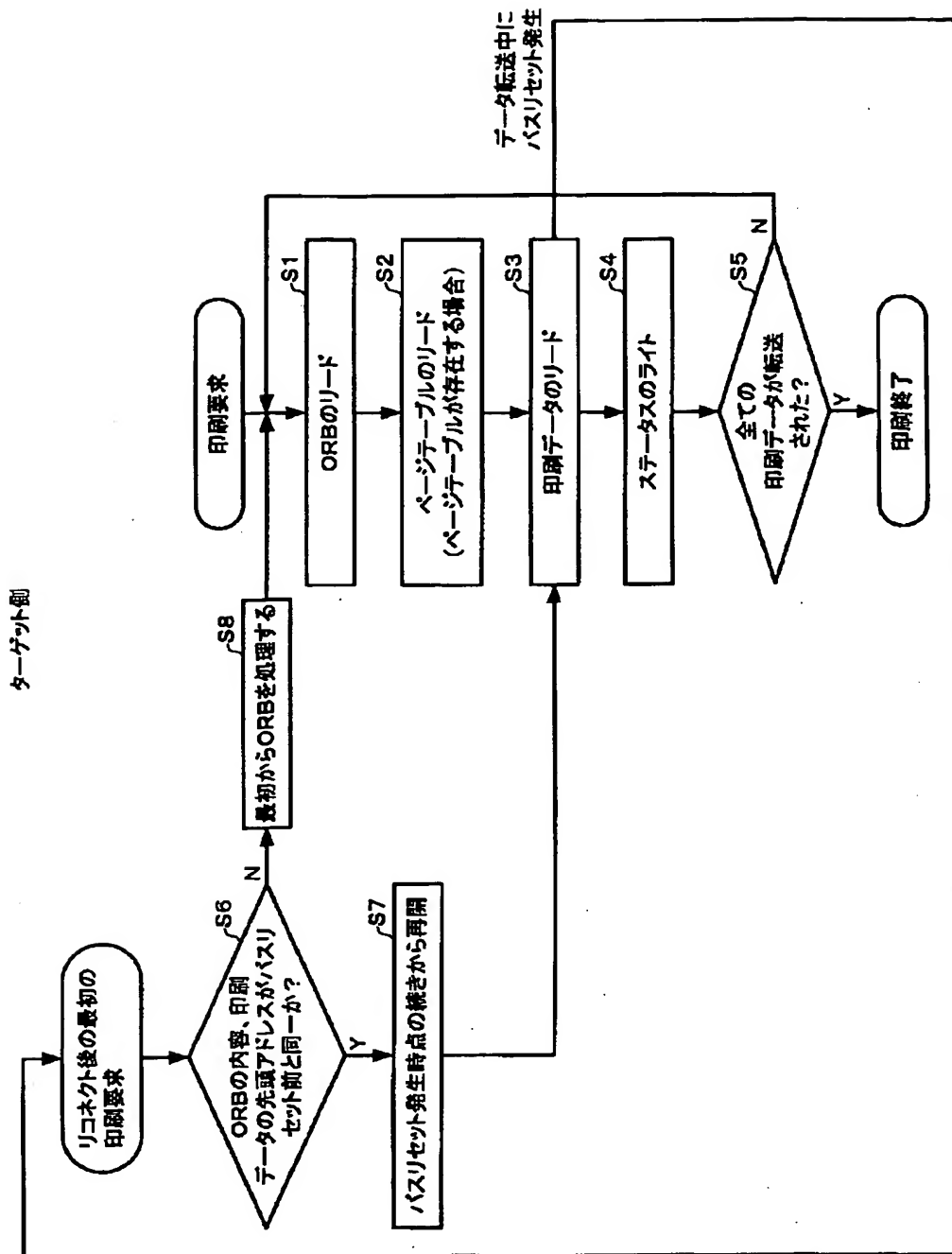
(B)



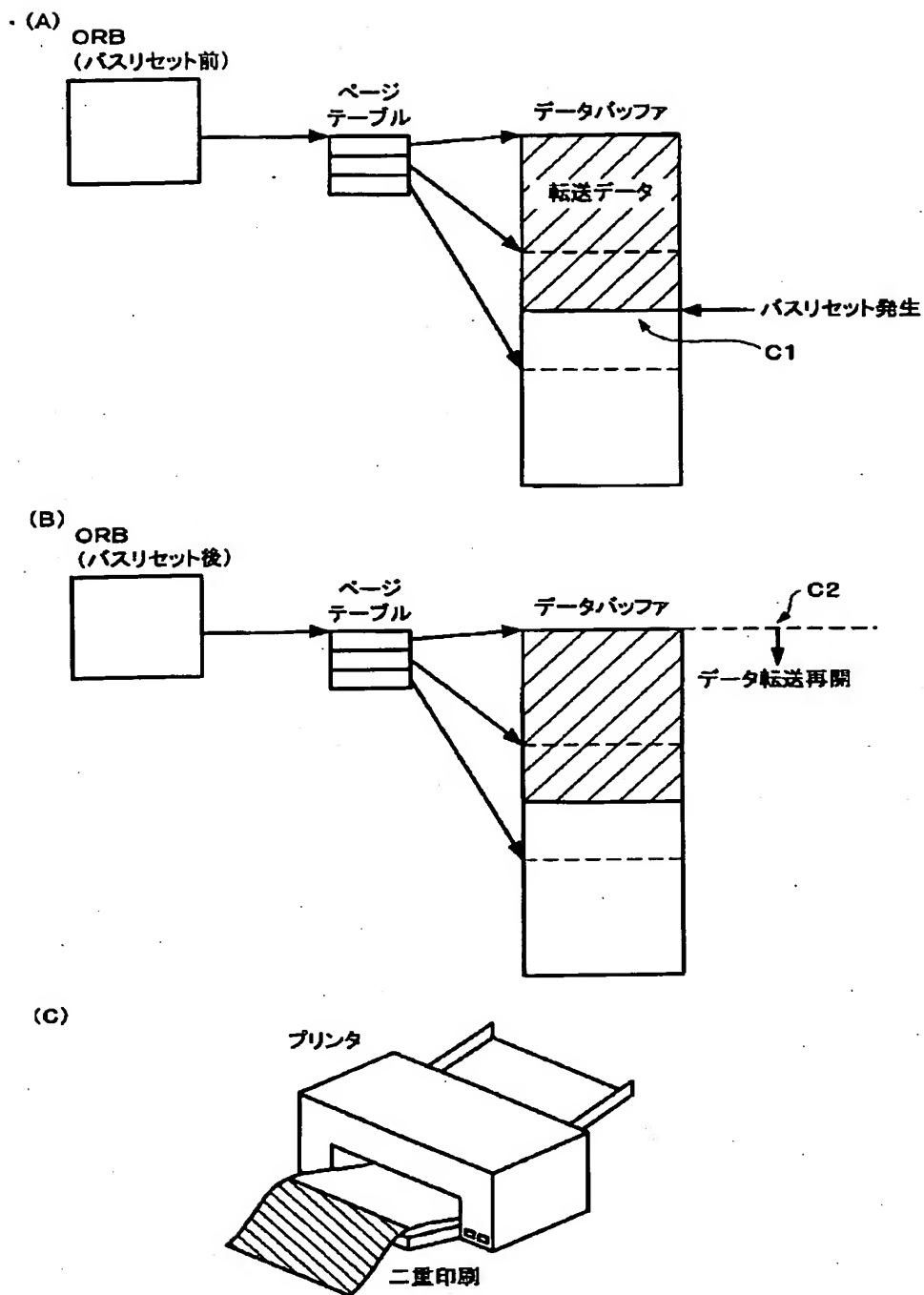
(C)



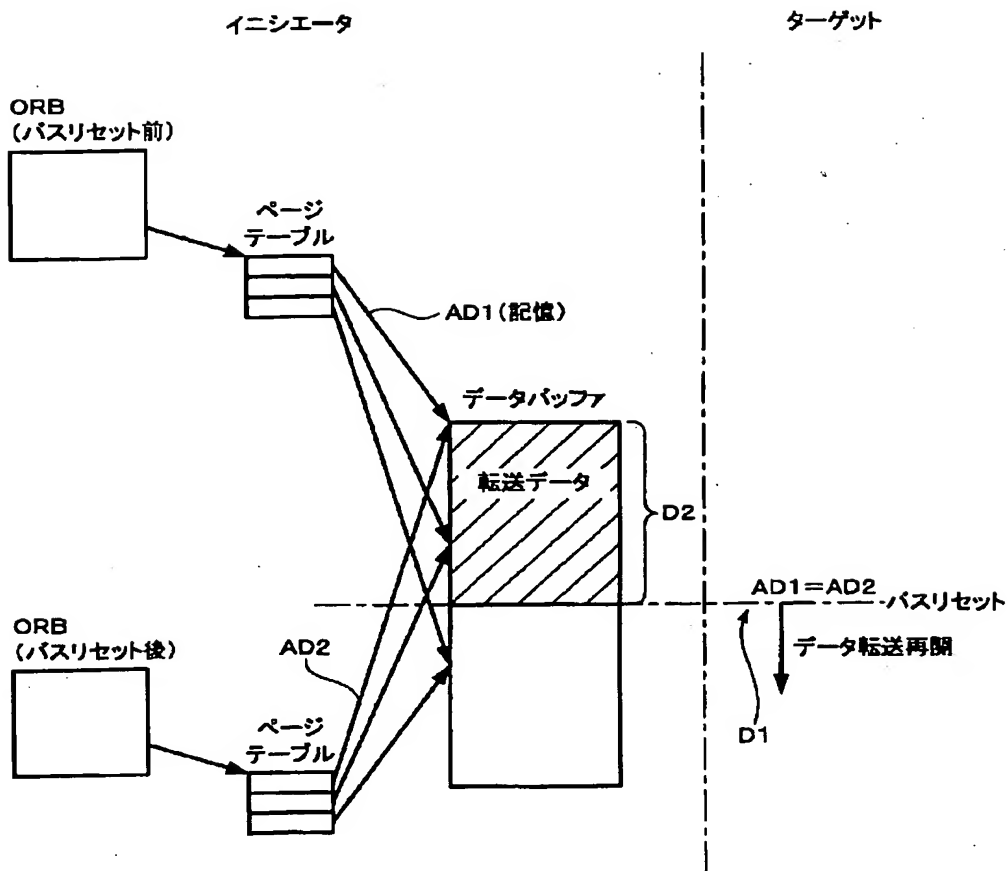
[Drawing 8]



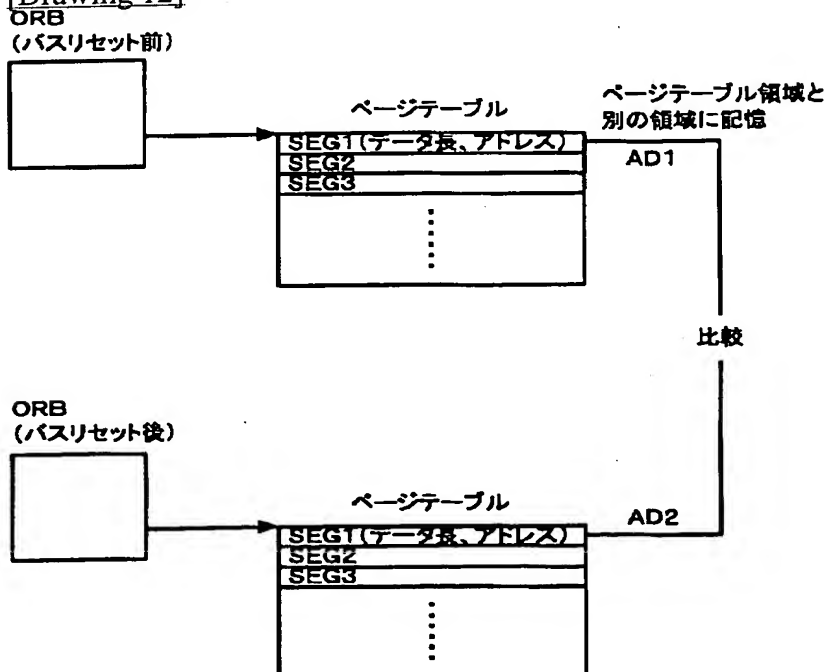
[Drawing 10]



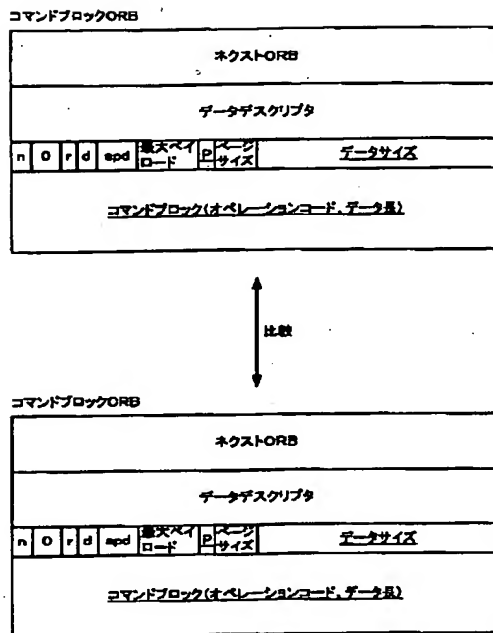
[Drawing 11]



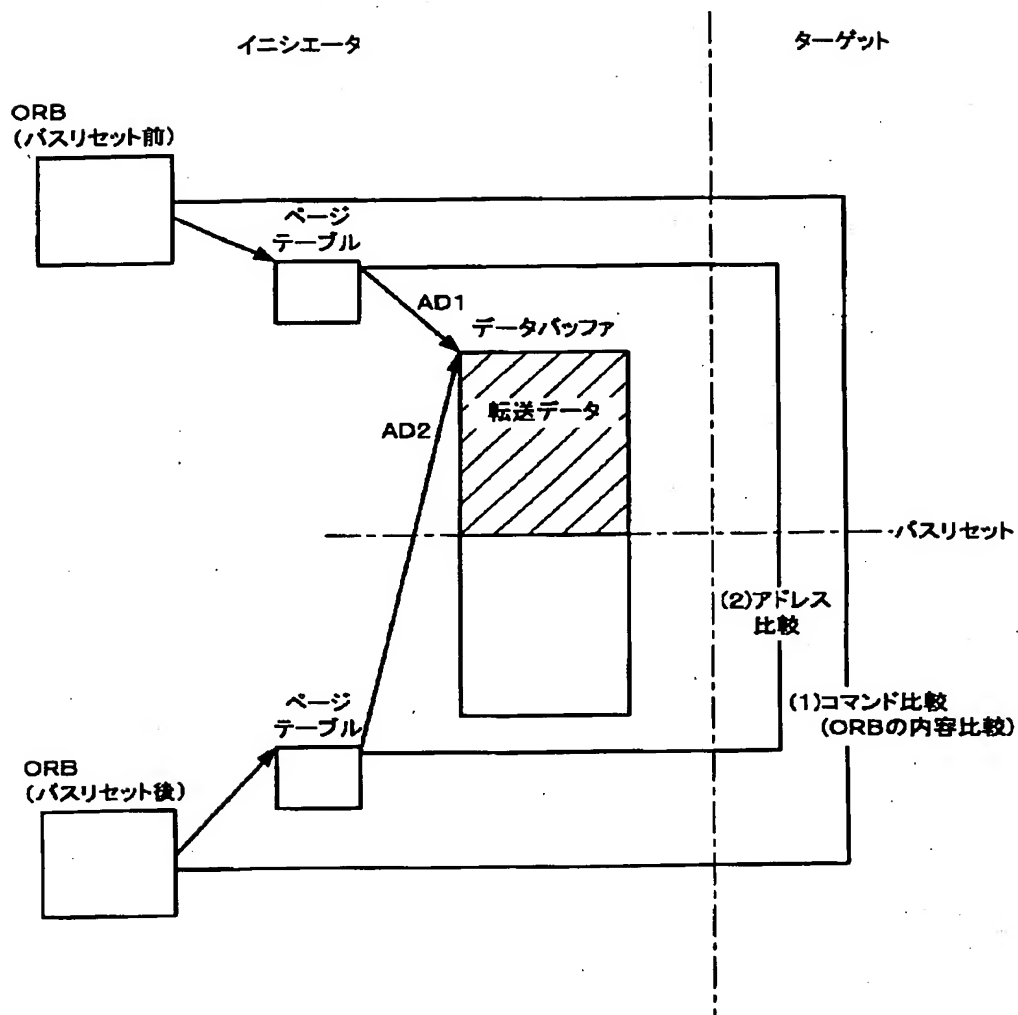
[Drawing 12]



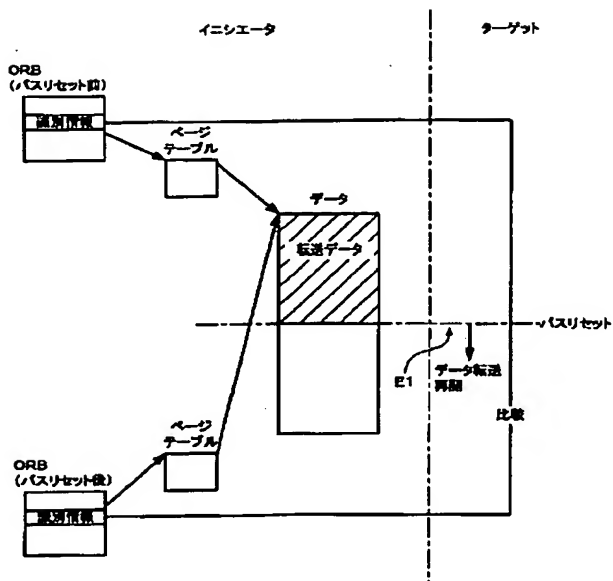
[Drawing 14]



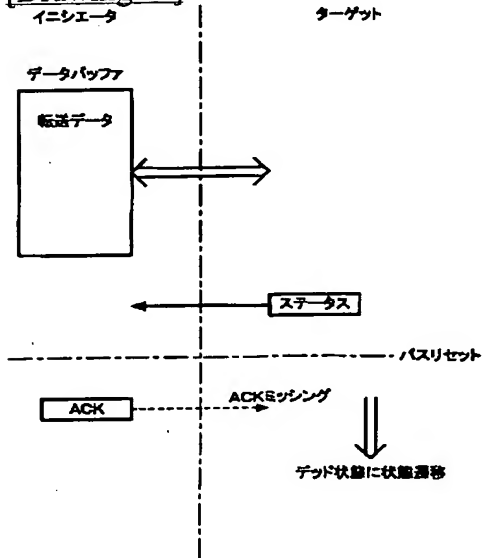
[Drawing 13]



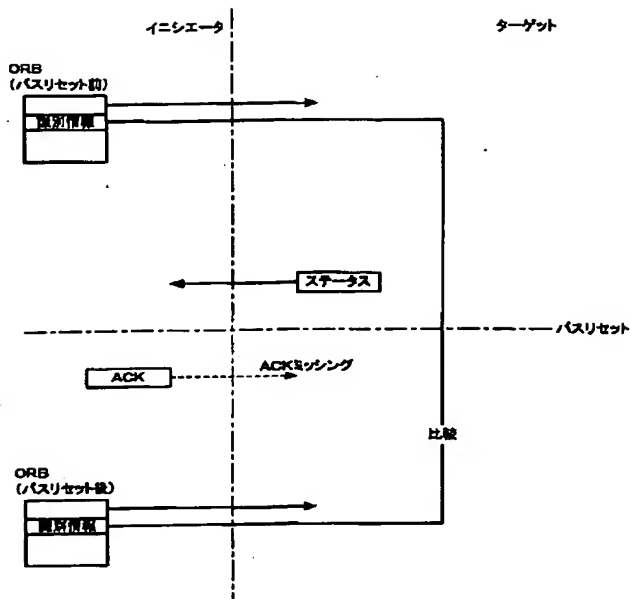
[Drawing 15]



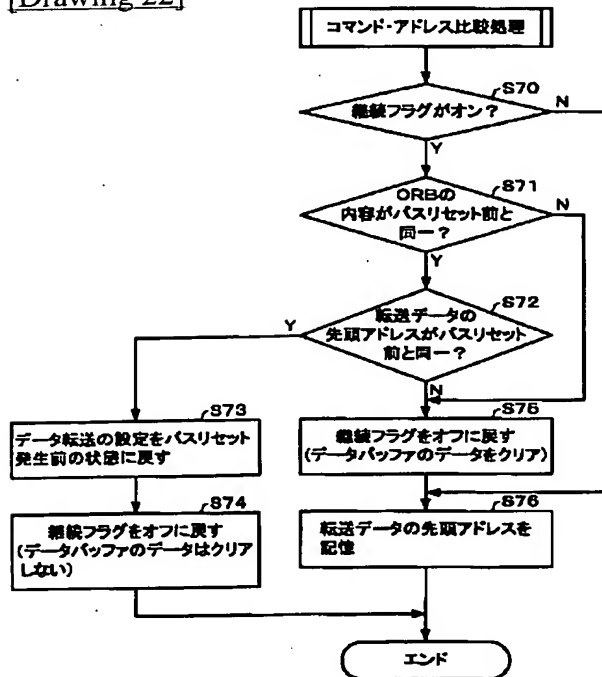
[Drawing 16]



[Drawing 17]

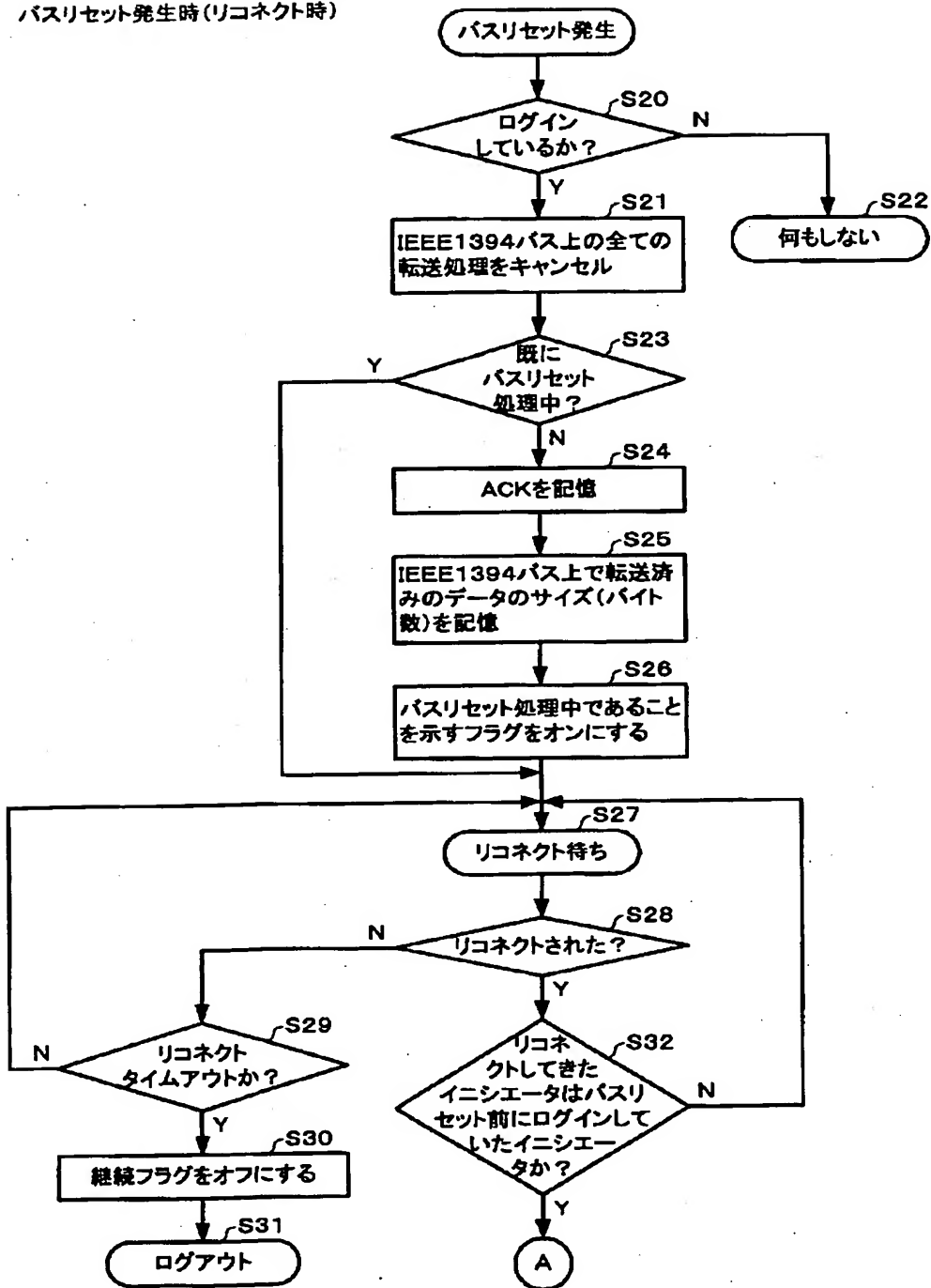


[Drawing 22]



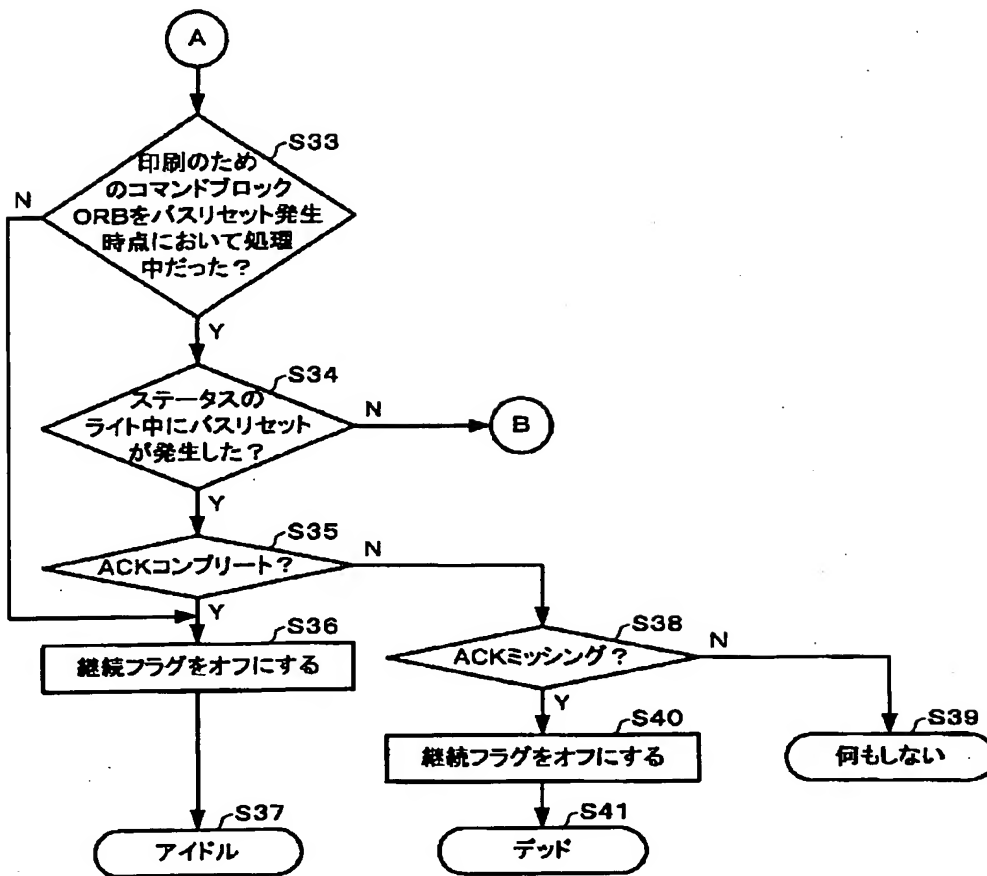
[Drawing 18]

バスリセット発生時(リコネクト時)



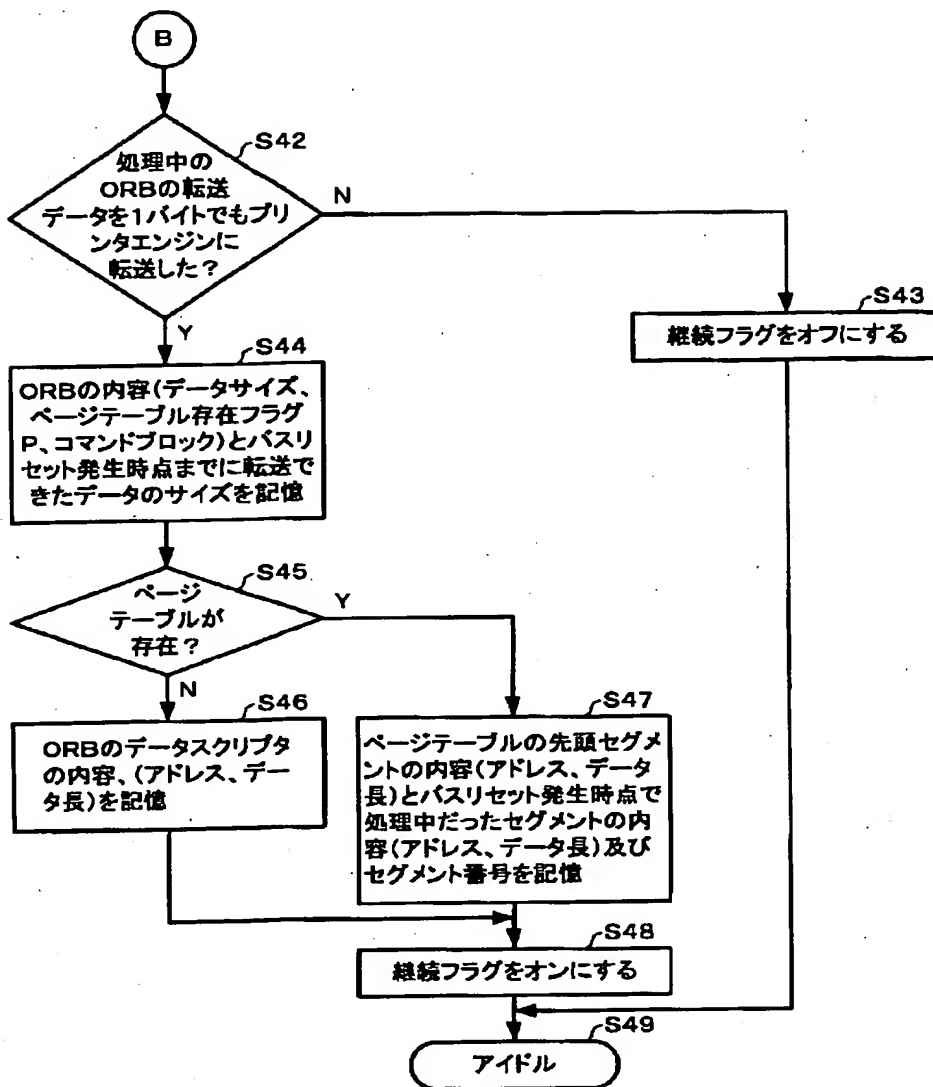
[Drawing 19]

バスリセット発生時(リコネクト時)



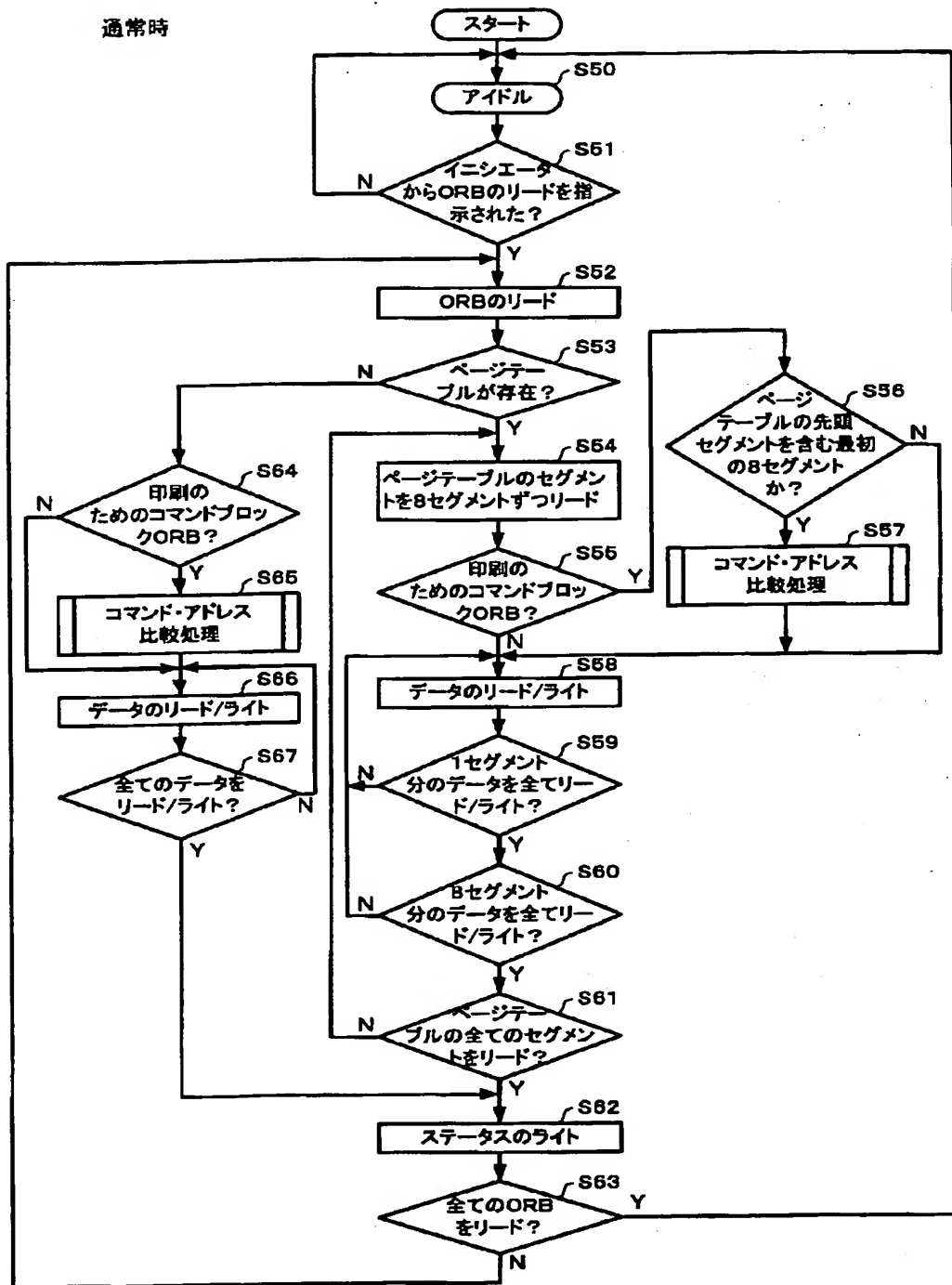
[Drawing 20]

バスリセット発生時(リコネクト時)



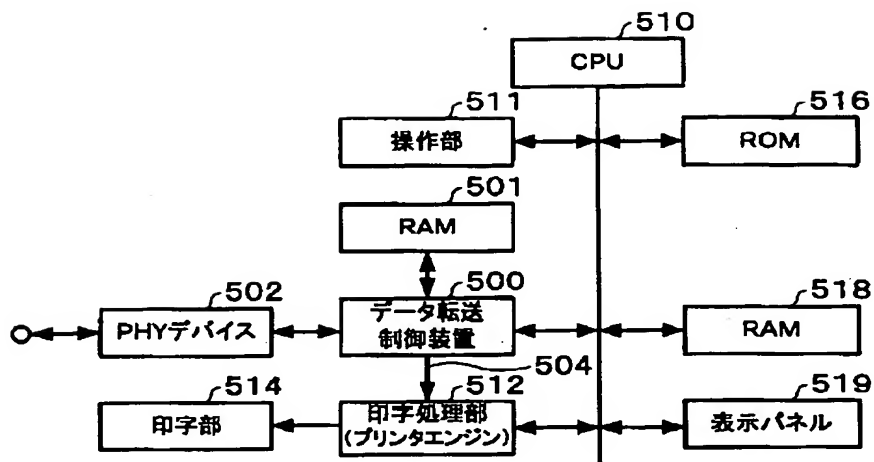
[Drawing 21]

通常時

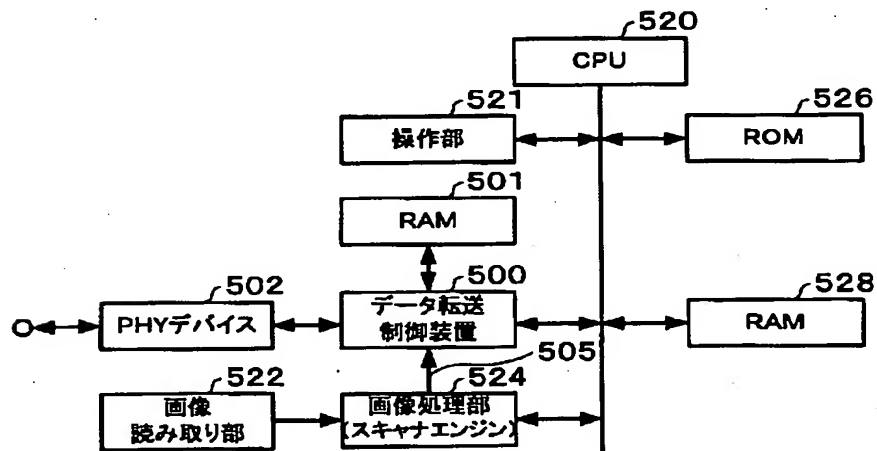


[Drawing 23]

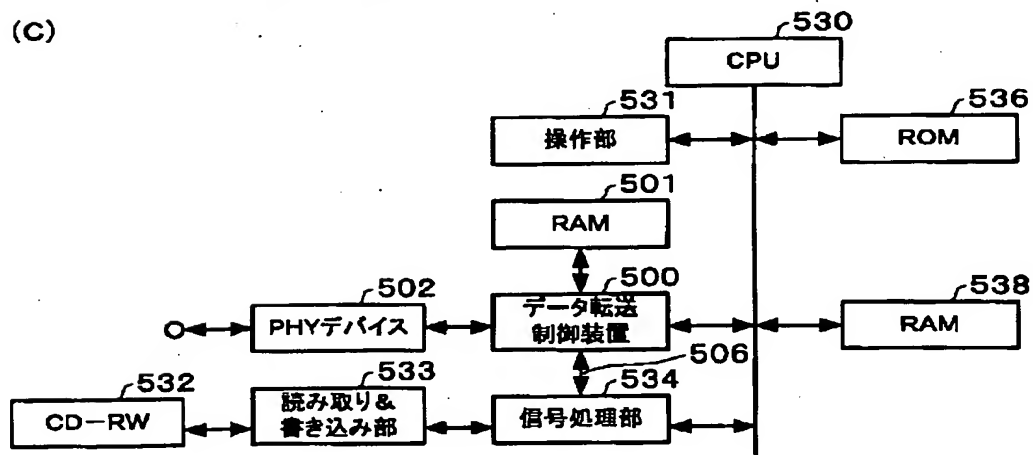
(A)



(B)



(C)



[Translation done.]